

ПРИМЕНЕНИЕ ВЫЧИСЛИТЕЛЬНОЙ ТЕХНИКИ В ЭКСПЕРИМЕНТЕ

УДК 539.1.075

ДЕТЕКТОРНАЯ ЭЛЕКТРОНИКА ТРЕКОВОЙ СИСТЕМЫ МЮОННОГО СПЕКТРОМЕТРА ALICE

© 2019 г. В. В. Иванов^{a,*}, В. Н. Никулин^a, Е. В. Рошин^a,
В. М. Самсонов^{a,b}, А. В. Ханзадеев^a

^a Петербургский институт ядерной физики им. Б.П. Константинова
Национального исследовательского центра “Курчатовский институт”
Россия, 188300, Гатчина Ленинградской обл., мкр. Орлова роща, 1

^b Национальный исследовательский ядерный университет “МИФИ”
Россия, 115409, Москва Каширское ш., 31

*e-mail: ivanov_vv@pnpi.nrcki.ru

Поступила в редакцию 14.05.2019 г.

После доработки 14.05.2019 г.

Принята к публикации 25.05.2019 г.

Дан обзор двух поколений детекторной электроники мюонного спектрометра установки ALICE Большого адронного коллайдера. Основными элементами детекторной электроники являются заказные интегральные микросхемы, обслуживающие $1.1 \cdot 10^6$ измерительных каналов, и средства связи с системой сбора и обработки данных. Первое поколение электроники работает в триггерном режиме и характеризуется пропускной способностью $3 \cdot 10^3$ событий/с по входу со скоростью выходных данных 3.2 Гбит/с. Второе поколение рассчитано для работы в условиях высокой светимости коллайдера при входных нагрузках до 10^5 событий/с. Обработка сигналов ведется в режиме непрерывного чтения. Устройства связи с системой сбора и предварительной обработки данных используют заказные микросхемы, обеспечивающие оптическую связь со скоростью передачи данных 0.8 Тбит/с.

DOI: 10.1134/S0032816219060089

ВВЕДЕНИЕ

Установка ALICE [1] ориентирована на изучение физики столкновения тяжелых ядер. Она содержит ряд подсистем, одной из которых является мюонный спектрометр [2, 3]. Важнейшей задачей спектрометра является изучение выходов тяжелых кваркониев J/ψ и Y , идентифицируемых по спектру инвариантных масс мюонной пары. Структура спектрометра показана на рис. 1.

Образовавшиеся в точке столкновения частицы проходят через поглотитель, который ослабляет общий поток частиц примерно в 100 раз, в то время как мюоны практически свободно проходят сквозь него. Прошедшие частицы отклоняются в поле дипольного магнита, а по измеренным в трековой системе отклонениям траекторий от прямых восстанавливаются импульсы частиц. Конструктивно трековая система состоит из пяти измерительных станций ST_1 – ST_5 .

Каждая станция трековой системы состоит из двух близко расположенных плоскостей пропорциональных проволочных камер с катодным съемом информации. Катоды камер сегментированы, к каждому сегменту подключен индивидуальный

канал входной электроники. Размер сегментов катодов меняется в зависимости от распределения радиальной загрузки и составляет от 4.2×6.3 мм в центральной части первой станции до 5×100 мм на периферии последней камеры. Соответственно, емкости катодных сегментов составляют 40–80 пФ. Общее число катодных сегментов $1.1 \cdot 10^6$.

Вычисление координат треков производится по соотношениям амплитуд сигналов, наведенных на соседние сегменты катодов. Пространственное разрешение трековой камеры в плоскости отклонения магнита не превышает 100 мкм, что обеспечивает измерение импульса регистрируемой частицы с точностью около 1% и позволяет восстанавливать инвариантные массы кваркониев J/ψ с точностью ~ 70 МэВ, а массы семейства Y – с точностью 150 МэВ. Для идентификации мюонов после трековой системы располагаются мюонный фильтр (стена из чугуна толщиной около 1.2 м) и камеры мюонного триггера. Информация от камер мюонного триггера позволяет за время 800 нс определить координаты и углы “выживших” после прохождения мюонного фильтра частиц и в случае, если их поперечный импульс будет боль-

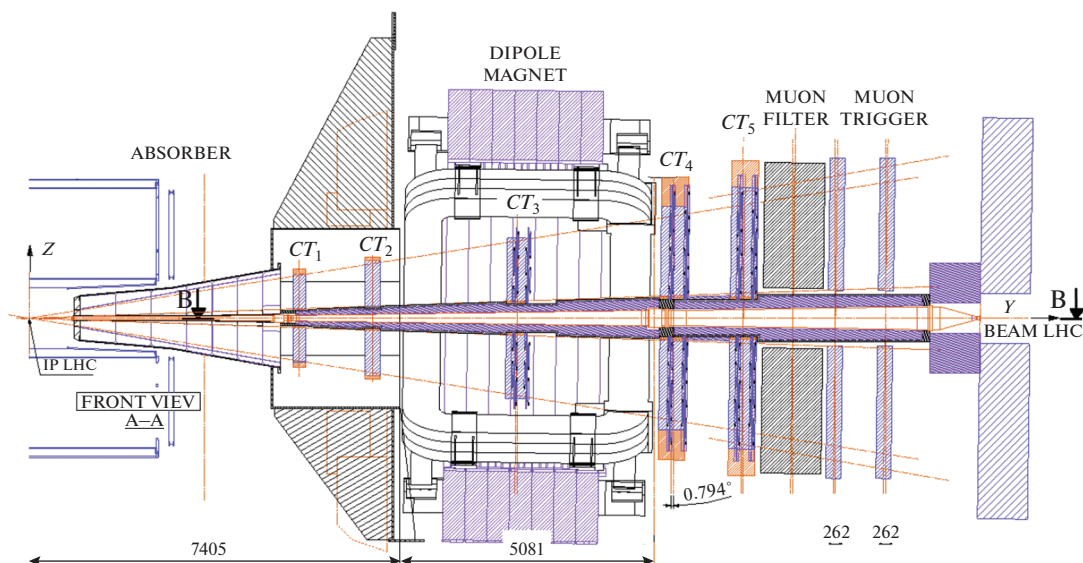


Рис. 1. Положение мюонных трековых станций CT_1 – CT_5 в установке ALICE Большого адронного коллайдера.

ше заданного, выработать сигнал для триггерной системы.

В статье рассматриваются два поколения детекторной электроники трековой системы мюонного спектрометра установки ALICE. В больших экспериментах физики высоких энергий, к которым относится ALICE, детекторная электроника представляет собой многоканальную измерительную систему предварительной обработки входных данных. Функционально она разделяется на входную (Front-End), которая конструктивно интегрирована с детектирующими элементами, и систему считывания данных.

Входная электроника формирует измеряемые сигналы и производит их предварительную обработку включая аналого-цифровое преобразование, а система считывания осуществляет преобразование и передачу данных в приемный процессор системы сбора и обработки данных DAQ¹ (Data Acquisition System). Общее функционирование электроники обеспечивается системой управления детектора DCS (Detector Control System), в которую входят средства управления параметрами, и конфигурацией детекторной электроники, а также системы питания, охлаждения и т. д.

Первое поколение детекторной электроники трековой системы разрабатывалось начиная с 90-х годов XX века, было запущено в эксплуатацию в 2010 г. и функционировало 8 лет во время первого и второго сеансов работы Большого адронного коллайдера (БАК). Система работала в триггерном режиме: считывание и первичная обработка входных данных проводились по поступлению внешнего

сигнала. Процедура измерений характеризовалась сравнительно большим временем обработки события, которое превышало 200 мкс, что ограничивало пропускную способность спектрометра на уровне $3 \cdot 10^3$ событий/с по входу и 3.2 Гбит/с по выходу.

Разработка второго поколения электроники трековой системы началась в 2014 г., и в соответствии с планами модернизации БАК к моменту запуска третьего сеанса БАК новая электроника должна быть введена в эксплуатацию. Основные идеи, реализованные при ее разработке, направлены на обеспечение высокой пропускной способности. Они заключаются во внедрении аналого-цифровых преобразователей (а.ц.п., ADC — Analog Digital Converter) и элементов цифровой обработки сигналов DSP (Digital Signal Processor) во входные заказные микросхемы и в замене триггерного режима обработки сигналов на режим непрерывного чтения. Загрузочная способность спектрометра в таком режиме возрастает до 10^5 столкновений ионов свинца в 1 с ($2.5 \cdot 10^6$ столкновений/с для системы протон-протон) по входу и 0.8 Тбит/с по выходу.

1. ПЕРВОЕ ПОКОЛЕНИЕ ДЕТЕКТОРНОЙ ЭЛЕКТРОНИКИ

На рис. 2 приведена функциональная схема электроники первого поколения. Ее основные составляющие: 16500 64-канальных входных (Front-End) карт MANU [3] и 20 цифровых процессорных модулей CROCUS, выполненных в виде 20 мини-крейтов VME [4, 5]. Связь между входными картами, которые расположены непосредственно на детекторных камерах, и модулями CROCUS осуществляется по 32-битным шинам

¹ Используемые в статье сокращения приведены также в Приложении.

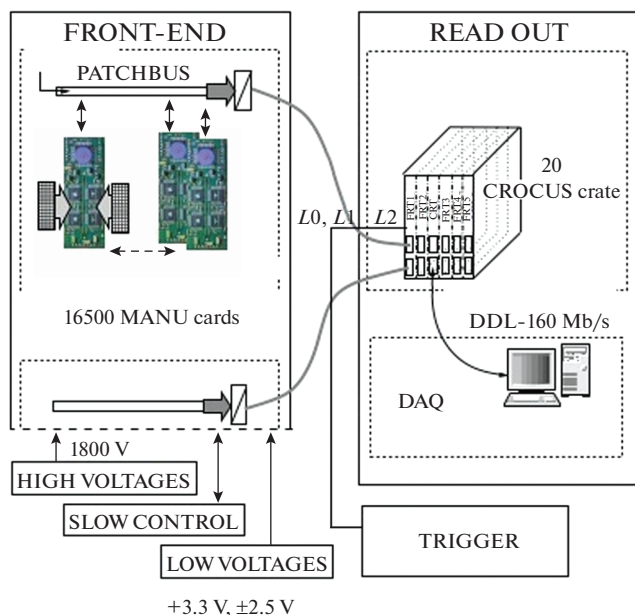


Рис. 2. Функциональный состав детекторной электроники трековой системы первого поколения. FRONT-END – входная электроника интегрированная с детекторными камерами; PATCHBUS – шина данных; MANU cards – входные печатные платы; READOUT – система считывания и передачи данных; DDL – оптическая линия связи; L_0 , L_1 , L_2 – сигналы триггера; DAQ – система сбора данных.

чтения данных PATCHBUS. По этим же шинам передаются сигналы управления.

1.1. Входные карты MANU

Карта MANU, схема которой приведена на рис. 3, состоит из четырех 16-канальных заказных интегральных микросхем MANAS, двух 12-разрядных а.ц.п. AD7495 фирмы Analog Devices и контроллера управления, который реализован в виде заказной интегральной микросхемы MARC.

MANAS – заказная интегральная микросхема – представляет собой индийский клон 16-канальной микросхемы GASPLETEX, разработанной в ЦЕРН [6]. Каждый канал, функциональная схема и временная диаграмма которого приведены на рис. 4, состоит из зарядочувствительного предусилителя, CR-RC-фильтра Гаусса 4-го порядка с пиковым временем формирования $T_m = 1.2$ мкс, схемы выборки и хранения, выходного мультиплексора и схемы управления. Особенность микросхемы состоит в том, что в ней отсутствует стабилизатор базовой линии, и каждый канал микросхемы имеет индивидуальный исходный пьедестал, который нестабилен во времени и отличается от канала к каналу (поэтому пьедесталы регулярно измеряются; эти значения заносятся в отдельный

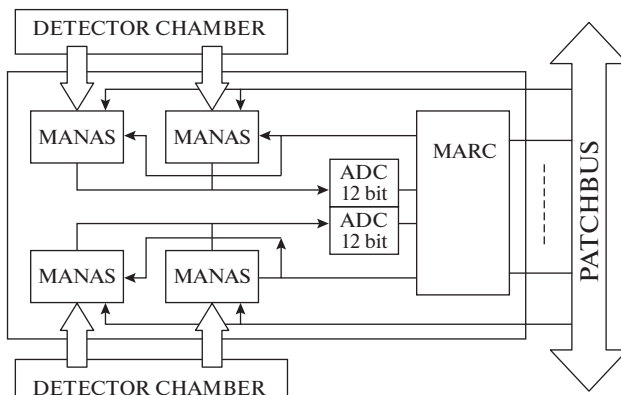


Рис. 3. Структурная схема входной карты MANU. MANAS – 16-канальные заказные интегральные микросхемы; MARC – заказная микросхема контроллера управления.

файл системы обработки данных для последующего вычитания).

Основные параметры микросхемы MANAS. Количество каналов – 16; технология – КМОП, 1.2 мкм. Головной КМОП-транзистор: канал – p -тип, длина канала L 1.5 мкм, его ширина W – 9000 мкм; ток стока I_D – 300 мкА; крутизна g_m – 6.5 мА/В; входная емкость C_G – 15.4 пФ. Коэффициент преобразования 3.6 ± 0.3 мВ/фКл, динамический диапазон 695 фКл; формирование сигнала – квазигауссиан 4-го порядка; время формирования T_m – 1.2 мкс; приведенный ко входу шумовой заряд ENC равен $600 e + 15 e/\text{пФ}$ ($1e = 1.6 \cdot 10^{-19}$ Кл); питание ± 2.5 В, +3.3 В, 13 мВт/канал.

Заказная цифровая микросхема контроллера управления MARC [2] (рис. 5) разработана по технологии заказных интегральных микросхем с КМОП-структурой 0.6 мкм. Логические функции, которые выполняет MARC: установка и запоминание порогов срабатывания дискриминаторов сигнала, подавление несработавших (пустых) каналов, формирование временной диаграммы MANU и команд управления включая а.ц.п., интерфейс передачи данных.

Цикл считывания запускается по сигналам мюонного триггера. В момент поступления триггерного сигнала нулевого уровня L_0 на конденсаторах схемы выборки и хранения MANAS фиксируются амплитуды измеряемых сигналов и запускается процесс аналого-цифрового преобразования. Преобразование осуществляется двумя 12-разрядными а.ц.п. Время аналого-цифрового преобразования 64-х каналов равно 38 мкс. Полученные данные по шине PATCHBUS со скоростью 20 Мбайт/с передаются в модуль CROCUS. В случае, если через 6.8 мкс после фиксации события не поступает подтверждающий сигнал триггера первого уровня L_1 , происходит сброс процесса преобразования.

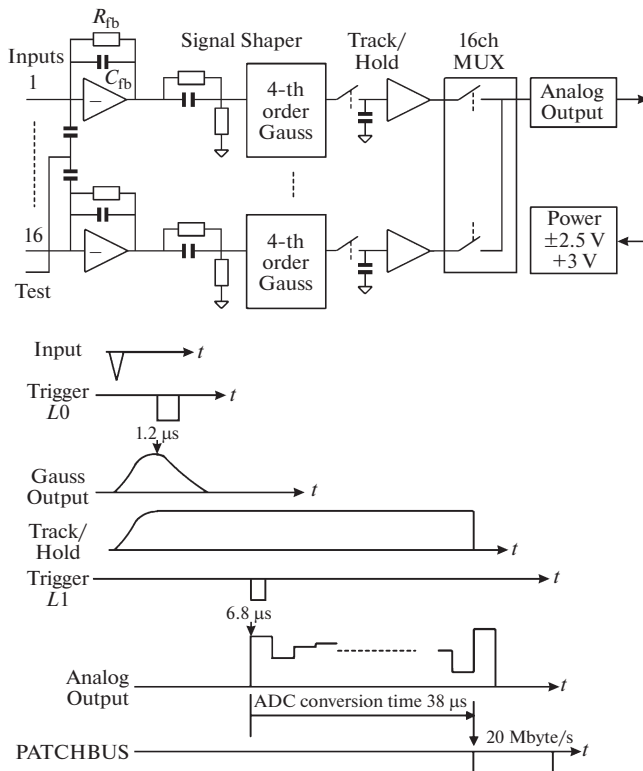


Рис. 4. Функциональная схема микросхемы MANAS и временная диаграмма формирования сигнала. $R_{fb}C_{fb}$ — цепь обратной связи предусилителя; Signal Shaper — формирователь сигнала; Track/Hold — схема выборки/хранения; 16ch MUX — 16-канальный мультиплексор.

1.2. Система сбора и передачи данных CROCUS

Система сбора и передачи данных CROCUS представляет собой мини-крейт VME (6U), состоящий из пяти входных модулей CROCUS_FRT и одного управляющего модуля CROCUS_CRT. Структура CROCUS, которая показана на рис. 6, разработана на базе промышленных интегральных схем программируемой цифровой логики фирмы XILINIX и цифровых сигнальных процессоров фирмы Analog Devices.

Обработка сигналов проводится в два этапа. На первом этапе модули CROCUS_FRT опрашивают карты MANU. Затем сформированный массив данных пересылается в CROCUS_CRT. Связь между CROCUS_FRT и CROCUS_CRT осуществляется по параллельной шине данных со скоростью 320 Мбит/с. В CROCUS_CRT данные обрабатываются двумя цифровыми процессорами, и при поступлении сигнала триггера второго уровня L2 каждый процессор CROCUS_CRT по конвейерной линии через интерфейс SIU (Single Interface Unit), который выполнен на базе программируемых логических матриц, посылает данные в буфер цифровой оптической линии связи

DDL (Digital Data Link). Далее данные по оптической линии со скоростью 160 Мбит/с передаются в считывающий процессор DAQ. Среднее время обработки одного события (busy) на момент запуска составляло 550 мкс, а после доработок сократилось до 200 мкс.

1.3. Опыт эксплуатации электроники первого поколения

Запуск системы потребовал настройки аналоговых источников питания с точностью до 10 мВ. При запуске системы возникли проблемы, типичные для сложных систем централизованного питания, обусловленные внешними паразитными наводками, избыточными контурами заземления и другими видами нестационарных шумов [7]. Много времени заняли контактные проблемы.

В процессе эксплуатации (2010–2018 гг.) вышли из строя и были заменены по причине отказа микросхем 400 карт MANU (2.3% от общего числа). Также входные микросхемы MANU характеризуются нестабильным уровнем пьедесталов, что отрицательно сказывается на качестве подавления пустых каналов, приводит к увеличению времени занятости и необходимости периодического измерения их уровней. Основным недостатком электроники первого поколения, послужившим причиной ее модернизации, явилась низкая пропускная способность <3000 столкновений ионов свинца в секунду по входу со скоростью передачи отобранных данных 3.2 Гбит/с.

2. ВТОРОЕ ПОКОЛЕНИЕ ДЕТЕКТОРНОЙ ЭЛЕКТРОНИКИ

Электроника второго поколения [8], функциональная схема которой представлена на рис. 7, разработана для эффективной работы в условиях повышенной светимости БАК при среднем уровне входных нагрузок $50 \cdot 10^3$ столкновений ионов свинца в секунду. Для надежности расчет пропускной способности проведен с двойным запасом — для входной загрузки 10^5 столкновений/с. В модернизированной версии задача повышения пропускной способности решается как за счет изменения алгоритма работы системы, так и благодаря повышению быстродействия функциональных узлов.

Смена алгоритма работы заключается в замене триггерного режима на режим непрерывного чтения входных данных и последующей синхронизации выходных данных с сигналами триггера. Аналоговое формирование сигналов во входных цепях заменяется на аналого-цифровое. Модернизированный формирователь включает в себя: предварительный фильтр Гаусса 4-го порядка, время формирования T_m которого равно до 320 нс, 10-разрядный а.ц.п., непрерывно работающий с

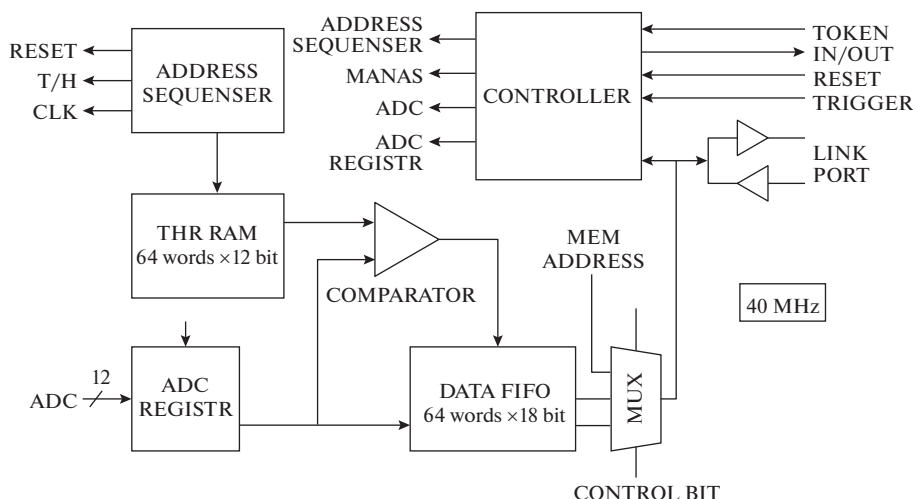


Рис. 5. Функциональная схема микросхемы MARC. ADDRESS SEQUENSER – распределитель адреса; THR RAM – память пороговых дискриминаторов сигнала; ADC REGISTER – регистр данных; MUX – мультиплексор; TOKEN IN/OUT – служебный сигнал опроса.

частотой дискретизации 10 МГц, и цифровой фильтр, стабилизирующий базовую линию. В результате, пропускная способность входных цепей возросла в 4 раза за счет уменьшения времени формирования сигнала с 1 мкс до 0.32 мкс и в 32 раза за счет введения а.ц.п. в каждый канал. Скорость передачи входных данных в систему сбора и передачи данных в DAQ увеличена до 320 Мбит/32 канала за счет введения последовательно параллельной линии данных по четырем шинам.

В системе считывания и передачи данных в DAQ использованы заказные интегральные микросхемы серии GBT (Giga Bit Transfer), разработанные в ЦЕРН специально для экспериментов на БАК [9].

Функциональный состав второй версии детекторной электроники значительно уменьшился и включает в себя всего два элемента: входные 64-канальные карты DS (Dual Sampa), механические размеры которых совпадают с картами MANU, и модули считывания и передачи данных SOLAR между мюонным спектрометром и DAQ, которые выполнены в стандарте VME (3U).

2.1. Входная карта DS

Входная электроника второго поколения собрана на карте DS, которая содержит две 32-канальные заказные интегральные микросхемы SAMPA. Входной разъем DS идентичен входному разъему MANU, а выходной разъем по гибкому плоскому кабелю соединен с картой считывания и передачи данных SOLAR. Шины питания MANU и DS отличаются только номиналами питающих напряжений.

Микросхема SAMPA [10, 11] разработана в Университете Сан-Пауло (Бразилия). Базовая технология – 130 нм, корпус – BGA (Ball Grid Array), 372 ножки. Микросхема спроектирована для работы как с положительными, так и отрицательными входными сигналами, что позволяет работать с пропорциональными проволочными камерами и детекторами на основе GEM-структур (Gaz Emission Multiplier, газовый детектор ионизирующего излучения с многослойной микроструктурой внутреннего усиления), которые устанавливаются в модернизированную версию время-проекционной камеры TPC [12]. Конфигурация и характеристики микросхемы соответствующим образом адаптированы и конфигурируются по интерфейсу I²C.

Структура микросхемы SAMPA и ее параметры представлены на рис. 8 и в табл. 1, а схема аналоговой части микросхемы и форма выходного канала – на рис. 9.

Зарядочувствительный предусилитель собран по каскодной схеме с непрерывной резистивной обратной связью по постоянному току (рис. 10). Отличительная особенность входного каскада этой микросхемы – широкий диапазон входных емкостей (10–100 пФ), что требует большой крутизны входного транзистора. В SAMPA крутизна транзистора равна 44 мА/В, что достигнуто при токе стока 2 мА (режим промежуточной инверсии), длина канала равна 130 нм, ширина – 200 мкм, входная емкость – 13 пФ. Для минимизации избыточного шума, обусловленного большой шириной канала транзистора (poly-gate resistance noise), канал разделен на 45 стрипов.

Аналоговый формирователь сигнала содержит дифференцирующую цепь с компенсацией полю-

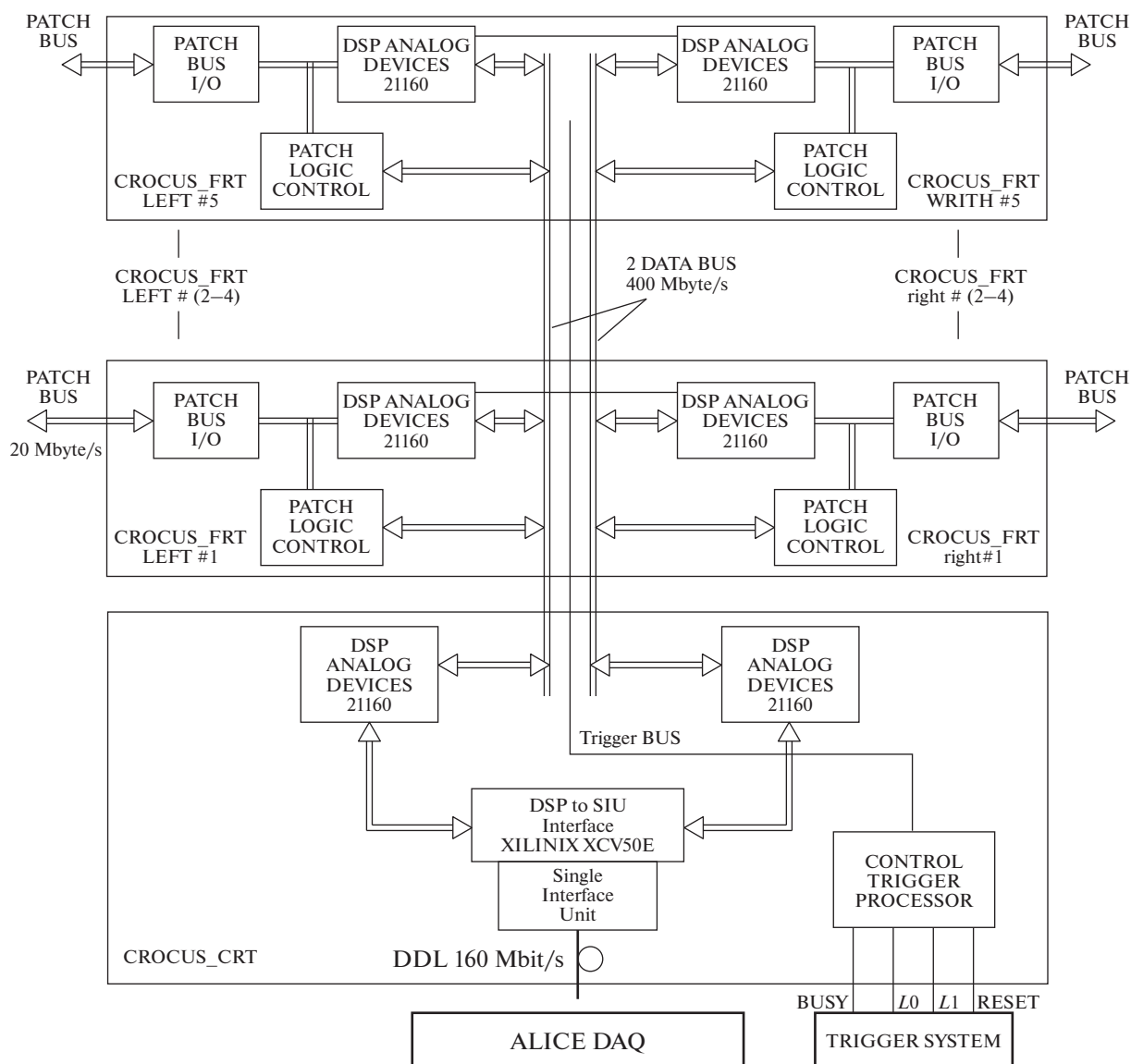


Рис. 6. Структура модуля CROCUS. PATCH BUS – шина данных; DSP – цифровой сигнальный процессор; SIU – интерфейс передачи данных.

са нулем, двойной Т-образный мост, формирующий квазигауссиан 4-го порядка с двумя постоянными времени формирования (160 и 320 нс), а также цепь формирования дифференциального выходного сигнала.

Шумовая характеристика КМОП-микросхем при выбранных временах формирования сигнала определяется в первую очередь величиной сопротивления канала входного транзистора, которое обратно пропорционально крутизне транзистора g_m и емкости детектора C_d . Зависимость ENC от емкости детектора C_d приведена на рис. 11. На этом же графике для сравнения приведена шумовая характеристика микросхемы MANAS. На графике видно, что шумовая характеристика микро-

схемы SAMPA лучше, чем MANAS, для всех значений емкости детектора, что является результатом технологического прогресса. Технология 130 нм (SAMPА), в отличие от технологии 1.2 мкм (MANAS), за счет увеличения отношения ширины канала входного транзистора W к его длине L позволяет увеличить крутизну входного транзистора g_m более чем в 10 раз и соответственно снизить сопротивление канала транзистора, которое вносит основной вклад в ENC.

10-разрядный а.ц.п. поразрядного взвешивания работает на частоте преобразования, равной 10 МГц. Схема а.ц.п. приведена на рис. 12. Основные элементы а.ц.п.: схема выборки/хранения, конденсаторная матрица (емкость минимального

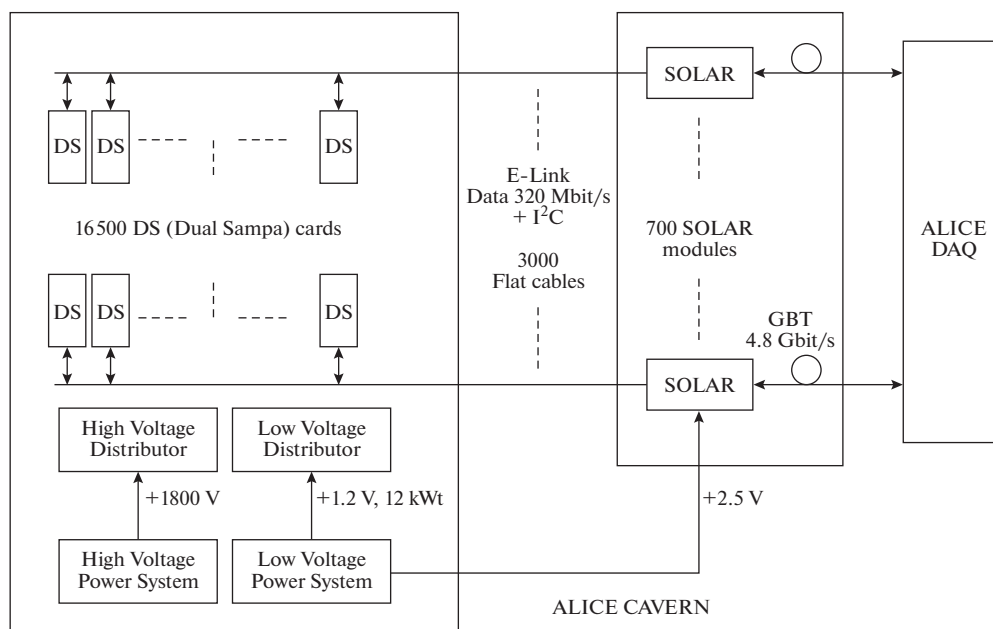


Рис. 7. Состав детекторной электроники второго поколения. E-Link — линия связи; SOLAR — модуль связи.

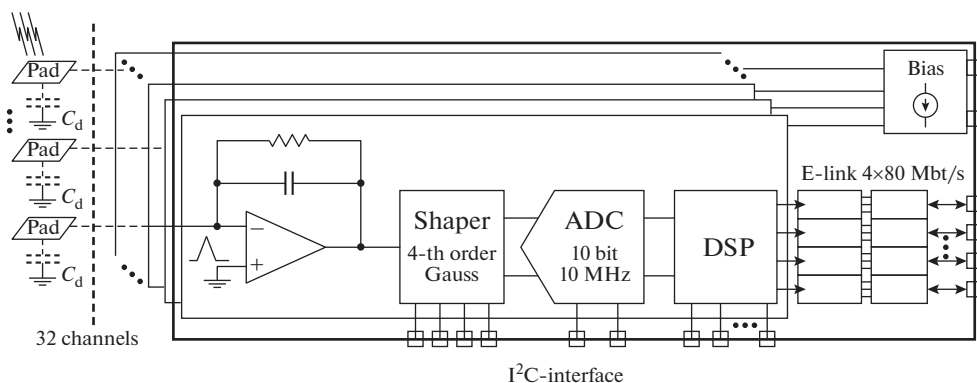


Рис. 8. Структура микросхемы SAMPA. Pad и C_d — катодный сегмент детекторной камеры и его емкость.

конденсатора 45 фФ), компаратор, схема логики последовательного приближения и коммутирующие ключи. Внутренняя частота 80 МГц.

Процесс аналого-цифрового преобразования характеризуется тем, что реальное разрешение а.ц.п. за счет шума квантования хуже декларируемого. Оценка реального разрешения проводится через эффективное число разрядов ENOB (Effective Number of Bits):

$$\text{ENOB} = \frac{1.76 - 20 \log \left(\frac{6.6 V_{r.m.s.}}{V_{\max}} \right)}{6.02},$$

где $V_{r.m.s.} = 0.29 \Delta V / \sqrt{12}$ — среднеквадратичный шум квантования а.ц.п.; ΔV — амплитуда младше-

го разряда (бина); $V_{\max}$ — динамический диапазон а.ц.п.

Уровень среднеквадратичного шума квантования на выходе SAMPA с подключенным сегментом катода емкостью 60 пФ составляет 1.2 мВ, динамический диапазон — 2 В, ENOB = 9.2 бит. На рис. 13 приведен график, иллюстрирующий вклад шума квантования а.ц.п. в результирующий шум микросхемы.

Цифровой фильтр построен на идеологии, разработанной для микросхемы SALTRO [13], и включает в себя три ступени стабилизации базовой линии. Первая ступень (BC1) выполняет функцию подавления “ионных хвостов”, которые обусловлены сбором ионной компоненты входных зарядов в пропорциональной проволоочной камере. Компенсация “ионных хвостов” осуществляется

Таблица 1. Параметры микросхемы SAMPA

Детектор	Мюонный спектрометр	TPC (GEM)
Входной сигнал	Положительный	Отрицательный
Емкость детектора C_d , пФ	40–80	12–20
Чувствительность, мВ/фКл	4	20–30
Емкость обратной связи C_{fb} , пФ	2.4	0.6–1.2
Резистор обратной связи R_{fb}	6 МОм	
Головной КМОП-транзистор:	канал n -типа	
длина канала L	130 нм	
ширина канала W	2000 нм	
ток стока I_D	2000 мкА	
крутизна g_m	44 мА / В	
входная емкость C_G	13 пФ	
Время формирования фильтра, формирующего сигнал T_m , нс	300	160
Приведенный ко входу шумовой заряд ENC	950 e ($C_d = 40$ пФ); 1600 e ($C_d = 80$ пФ)	580 e ($C_d = 8.5$ пФ)
Динамический диапазон, фКл	500	67–100
Время восстановления базовой линии	550 нс	
Интегральная нелинейность	1%	
Взаимные наводки	< 1%	
Число разрядов а.ц.п.	10	
Частота выборок а.ц.п., МГц	10	10–20
Нелинейность	0.65 младшего разряда	
Питание	+1.2 В	
Потребляемая мощность	8 мВт/канал	

с помощью фильтра с бесконечной импульсной характеристикой IIR (Infinite Input Response) 4-го порядка, который реализован каскадным соединением двух фильтров 2-го порядка и схемы вычитания. Конфигурация фильтра устанавливается 8 коэффициентами, с помощью которых формируется сигнал вычитания. Погрешность схемы компенсации в диапазоне 1 мкс не хуже 1%.

Вторая (BC2) и третья (BC3) ступени стабилизации базовой линии корректируют флуктуации сигнала, обусловленные нестационарными шумами. BC2 реализована на основе фильтра скользящего среднего. BC3 — это адаптивный фильтр, не требующий точной настройки параметров; базовая линия при этом не фиксируется на время действия сигнала, а пролонгируется с выбранным наклоном. Формирование сигнала, моделирующего базовую линию фильтрами BC2 и BC3, показано на рис. 14.

Чтение выходных данных осуществляется по четырем линиям связи с результирующей скоростью 320 Мбит/с (4×80 Мбит/с) как в непрерывном, так и в триггерном режимах. Кластер выходных данных состоит из трех составляющих: соб-

ственно сигнала, превышающего порог, и двух дополнительных выборок — до и после сигнала. Размер кластера данных одинаков для всех 32 каналов. Кластеры объединяются в пакет выходных данных, состоящий максимум из 1024 10-разрядных слов. В режиме непрерывного чтения новый цикл формируется по окончании предыдущего, а в триггерном режиме пакет данных формируется по внешнему сигналу. В комбинированном режиме по сигналу триггера сбрасываются данные и запускается новый процесс их записи. В случае наложений набор данных останавливается и немедленно начинает формироваться новый полноценный пакет данных, а сигнал наложений маркируется. Схема цифровой части микросхемы приведена на рис. 15.

При работе в условиях высоких входных загрузок, когда буферная память микросхемы переполняется, контроллер микросхемы формирует усеченный пакет данных, который маркируется в его заголовке. Структура пакета данных показана на рис. 16.

Управление параметрами микросхемы осуществляется по последовательному порту I²C на

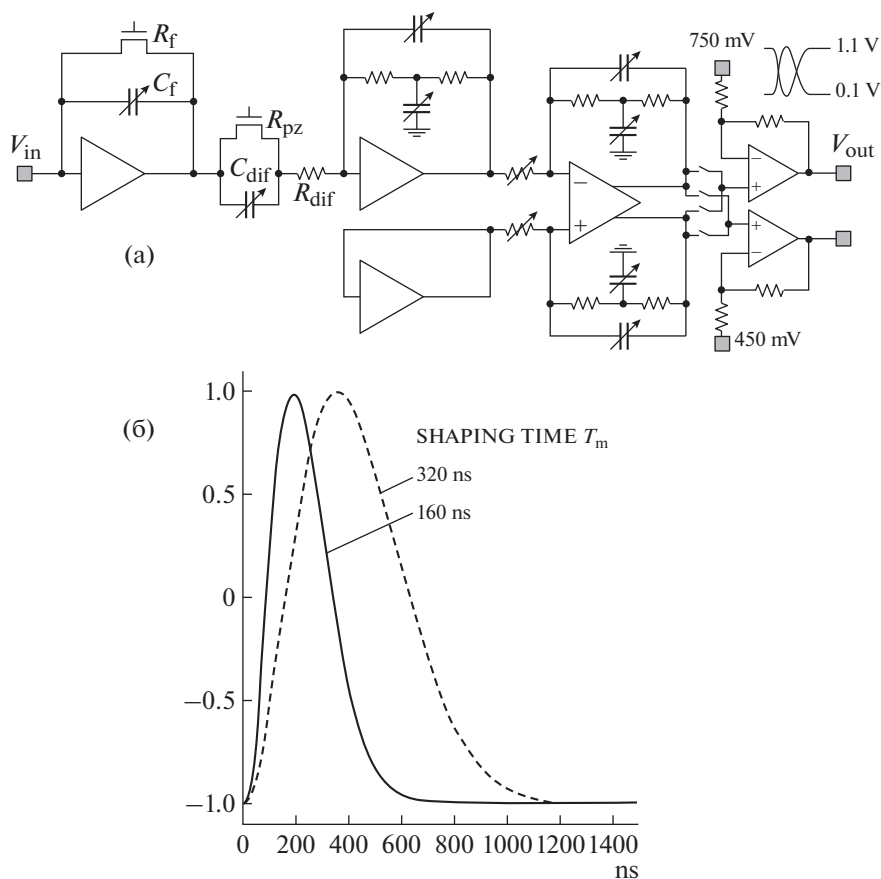


Рис. 9. Микросхема SAMP: а — схема аналоговой части; б — форма выходного сигнала.

частоте 200 кГц. Исходные параметры записываются в глобальный регистр, а затем распределяются по всем каналам микросхемы. Выходные данные передаются по высокоскоростной дифференциальной линии SLVS с волновым сопротивлением 100 Ом [14]. Скорость передачи данных в мюонном спектрометре равна 320 Мбит/с (4×80 Мбит/с).

2.2. Система сбора и передачи данных GBT

Двунаправленная связь между детекторной электроникой и центральным считывающим процессором ALICE DAQ осуществляется по специально разработанной в ЦЕРН высокоскоростной двунаправленной оптической линии связи GBT [9, 15]. Структура GBT показана на рис. 17. Со стороны детекторной электроники GBT состоит из оптического приемника с входным усилителем GBT-IA, лазерного диода GBT-LD и двух заказных интегральных микросхем GBT-SCA и GBT-X. Микросхемы разработаны по технологии 130 нм для детекторной электроники, работающей в условиях высокой радиации. Со стороны системы сбора и обработки информации, расположенной в измерительном зале, электроника GBT из-

готовлена на базе микросхем стандартной промышленной логики.

Головная микросхема GBT-X выполняет функции передачи данных с набором программируемых опций, а GBT-SCA выполняет функции контроллера управления. Связь GBT-X с входными картами детекторной электроники осуществляется по кабельной линии связи, длина которой ограничена несколькими метрами. Линия — дифференциальная, волновое сопротивление — 100 Ом, уровень сигналов — SLVS (400 мВ).

В мюонном спектрометре детекторная часть GBT выполнена в виде стандартного модуля VME (3U), который называется SOLAR. Один модуль обслуживает до 40 карт DS. Внешний вид SOLAR показан на рис. 18. К особенностям SOLAR следует отнести его питание, которое организовано от отдельного преобразователя постоянного тока FEASTMP [16].

Преобразователь постоянного тока FEASTMP также является разработкой ЦЕРН и отличается способностью функционировать в условиях высоких магнитных и радиационных полей с к.п.д., близким к 70%. Набор выходных напряжений

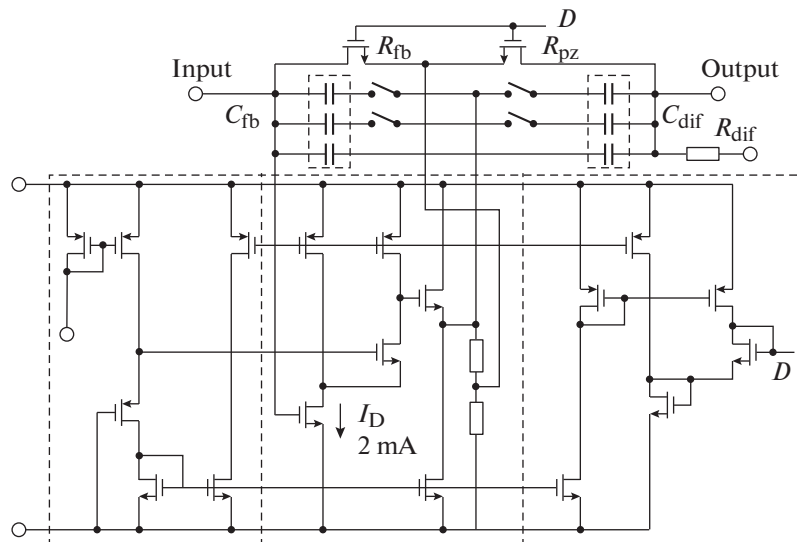


Рис. 10. Зарядочувствительный предусилитель. I_D — ток стока входного транзистора; R_{fb} , C_{fb} — цепь обратной связи предусилителя; R_{pz} , C_{dif} , R_{dif} — дифференцирующая цепь с компенсацией полюса.

адаптирован к современным микросхемам, а ток нагрузки достигает 4 А.

Микросхема GBT-SCA (рис. 19) имеет в своем составе несколько портов с различными типами интерфейсов: I²C, JTAG, SPI, GPIO, а также два последовательных порта общего назначения со скоростью передачи до 80 Мбит/с. К SAMPA этот модуль подключается через последовательный интерфейс I²C. Кроме того, в состав микросхемы входят 4 канала цифроаналоговых преобразователей с мультиплексированным 32-канальным входом для

управления параметрами входных карт, а также для мониторинга режимов работы и температуры.

Скорость оптической линии передачи данных в модернизированной системе равна 4.8 Гбит/с. На рис. 20 показана глазковая диаграмма с параметрами оптической линии передачи данных.

После модернизации Большого адронного коллайдера число столкновений ядер свинца может достигнуть 10^5 событий/с. При каждом столкновении средняя вероятность срабатывания отдельного канала электроники (оссирапсу) составит 1%, а в случае центрального соударения она может увеличиться до 10%, т.е. суммарная средняя нагрузка всех каналов детекторной электроники может достигнуть 10^9 импульсов/с, или около 10^3 импульсов/с на канал. Пиковая нагрузка (для отдельных событий) составляет 10^{10} и 10^4 импульсов соответственно.

По входу пропускная способность спектрометра определяется характеристиками микросхемы SAMPA. Аналоговый фильтр микросхемы формирует сигнал длительностью 1 мкс. Этот сигнал подается на вход а.ц.п., частота преобразования которого равна 10 МГц. В результате на выходе а.ц.п. формируется кластер данных, состоящий из 10 десятибитных слов. После операции подавления пустых каналов в регистр данных записывается кластер длиной 30 десятибитных слов, который состоит из трех составляющих: сигнальной выборки и двух дополнительных выборок (до и после сигнала). Пакет данных на выходе микросхемы SAMPA имеет переменную длину и формируется с учетом служебной информации (заголовок, временная отметка, номер канала,

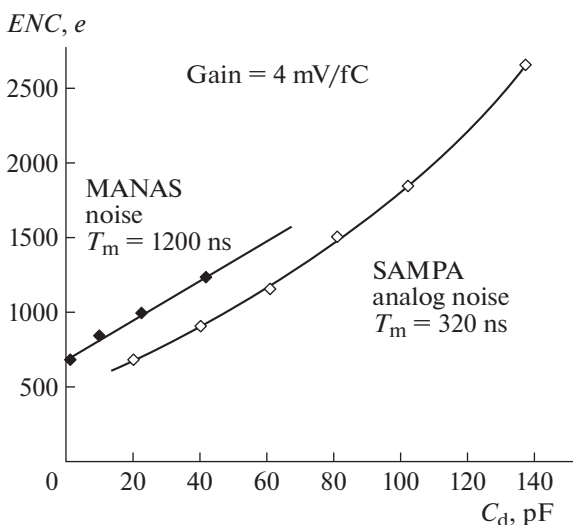


Рис. 11. Зависимость эквивалентного шумового заряда ENC входных каскадов SAMPA и MANAS от емкости детектора C_d .

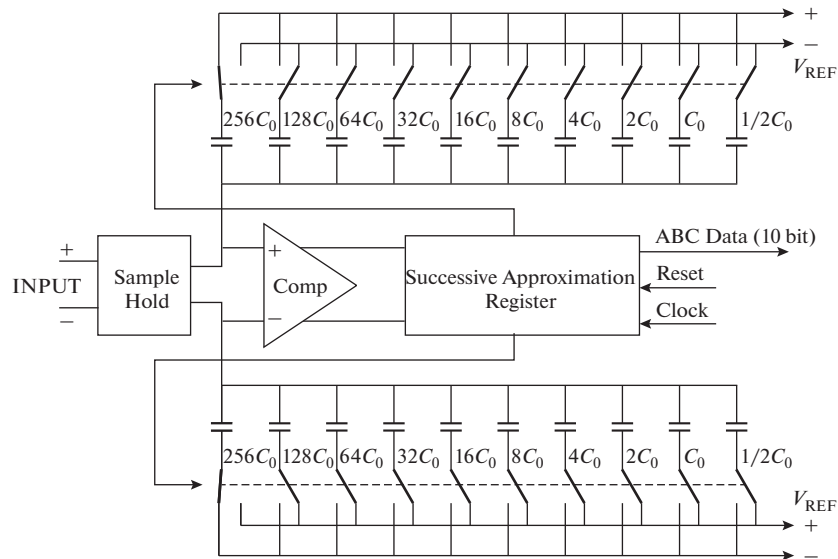


Рис. 12. Функциональная схема аналого-цифрового преобразователя. Sample/Hold — схема выборки/хранения; Comp — компаратор; Successive Approximation Register — регистр последовательных приближений.

кодирование), что увеличивает объем данных в 1.4 раза; соответственно длина выходных данных на один сигнал составляет 420 бит. При максимальной входной нагрузке спектрометра 10^9 импульсов/с скорость выходных данных одной микросхемы SAMPA может достигать 140 Мбит/с, в то время как при средней нагрузке скорость данных на выходе равна 14 Мбит/с. Номинальная скорость чтения выходных данных микросхемы составляет 320 Мбит/с, что значительно выше требуемого значения.

Пропускная способность модуля SOLAR оценивается для среднего значения входной загрузки. В этом случае на вход модуля поступает 80×14 Мбит/с (1.12 Гбит/с) входных данных. Номинальная скорость передачи данных по оптической линии равна 4.8 Гбит/с, вполне достаточная для передачи данных без потерь. Результирующая пропускная

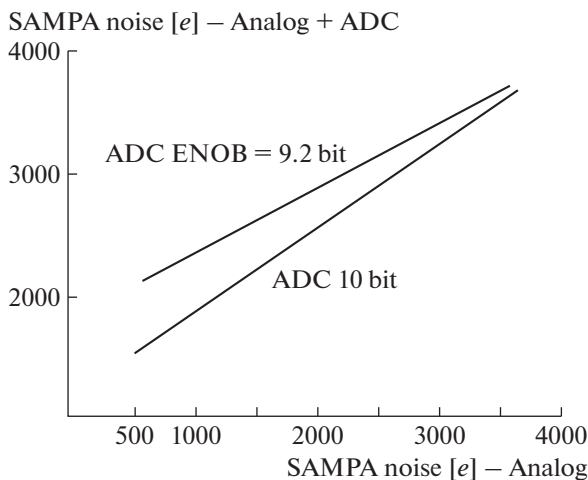


Рис. 13. Вклад шума квантования в результирующий шум микросхемы SAMPA. ENOB — эффективное число разрядов ADC.

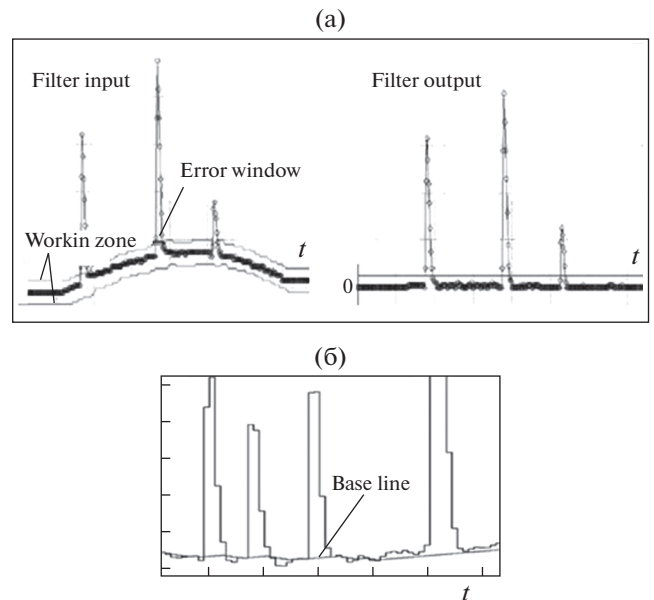


Рис. 14. Эпюры, иллюстрирующие работу стабилизатора базовой линии: а — фильтр скользящего среднего ВС2; б — адаптивный фильтр ВС3. Шкала времени дискретная, шаг 100 нс (определен частотой выборки а.ц.п.).

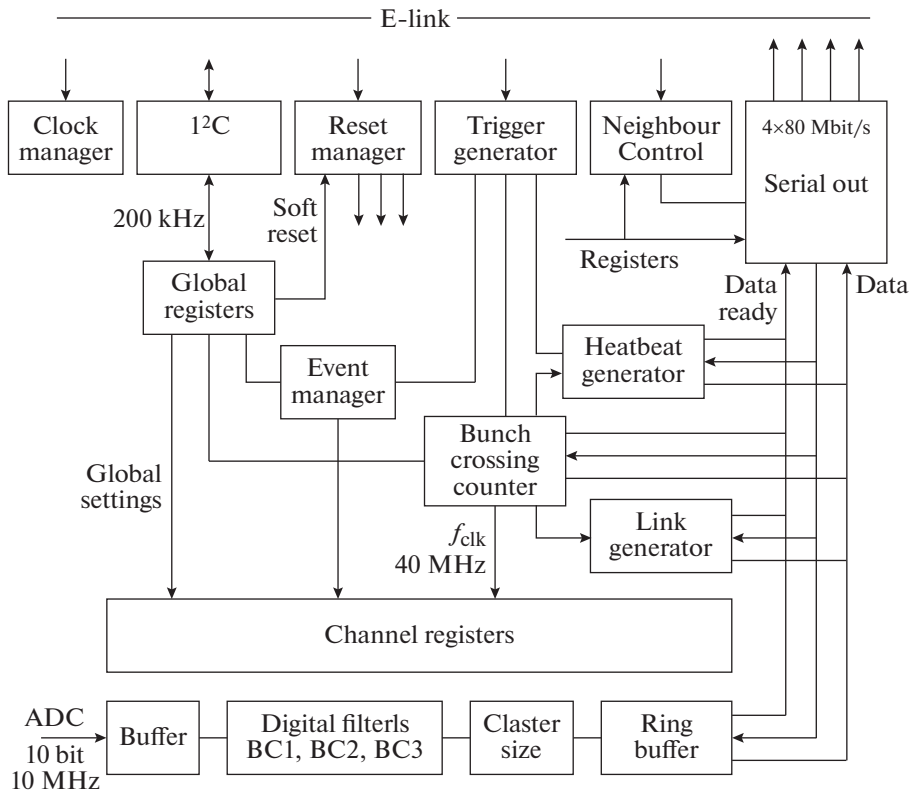


Рис. 15. Функциональная схема цифровой части микросхемы SAMPA. E-Link — электронная линия связи; I²C — последовательный интерфейс; Clock manager — распределитель тактовых сигналов; Heatbeat generator — формирователь заголовка данных; Bunch crossing counter — счетчик взаимодействия пучков.

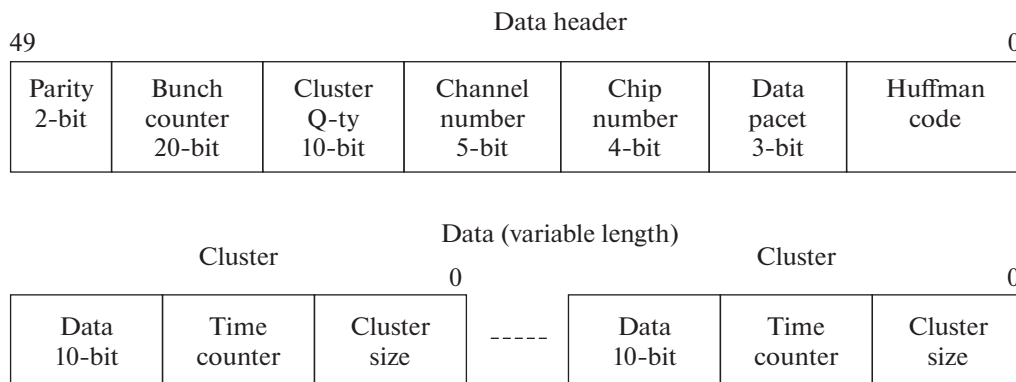


Рис. 16. Структура пакета выходных данных микросхемы SAMPA.

способность спектрометра составляет 0.8 Тбит/с (1.12 Гбит/с · 700 SOLAR modules).

ЗАКЛЮЧЕНИЕ

На примере рассмотренных двух поколений детекторной электроники трековой системы мюонного спектрометра экспериментальной установки ALICE продемонстрирован прогресс развития ядерной электроники в области физики высоких энергий (1995–2018 гг.). Работы по созданию электроники первого поколения велись в

течение 10 лет и завершились к 2010 году. В разработке использованы заказные интегральные микросхемы, изготовленные по КМОП-технологии 0.6 и 1.2 мкм, и промышленные микросхемы программируемой логики. Первичная обработка сигналов детектора в системе — чисто аналоговая, что характерно для многоканальных спектрометрических систем конца XX века. Основные функциональные элементы системы: зарядочувствительный предусилитель, фильтр Гаусса, пиковый детектор, аналоговый мультиплексор, аналого-цифровой преобразователь, цифровой контрол-

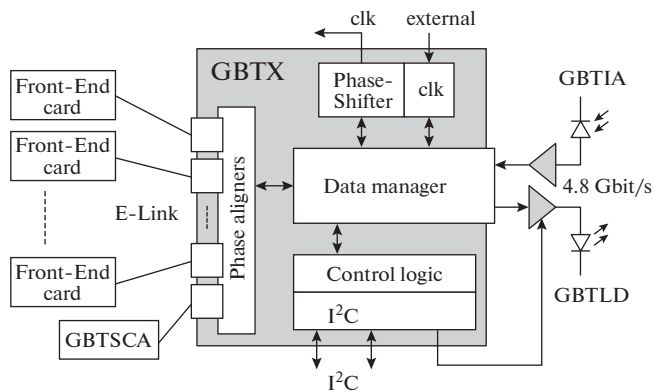


Рис. 17. Функциональный состав системы оптической связи GBT.

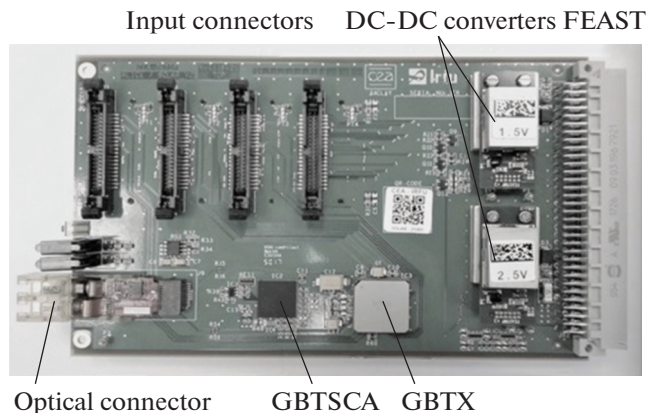


Рис. 18. Внешний вид модуля SOLAR.

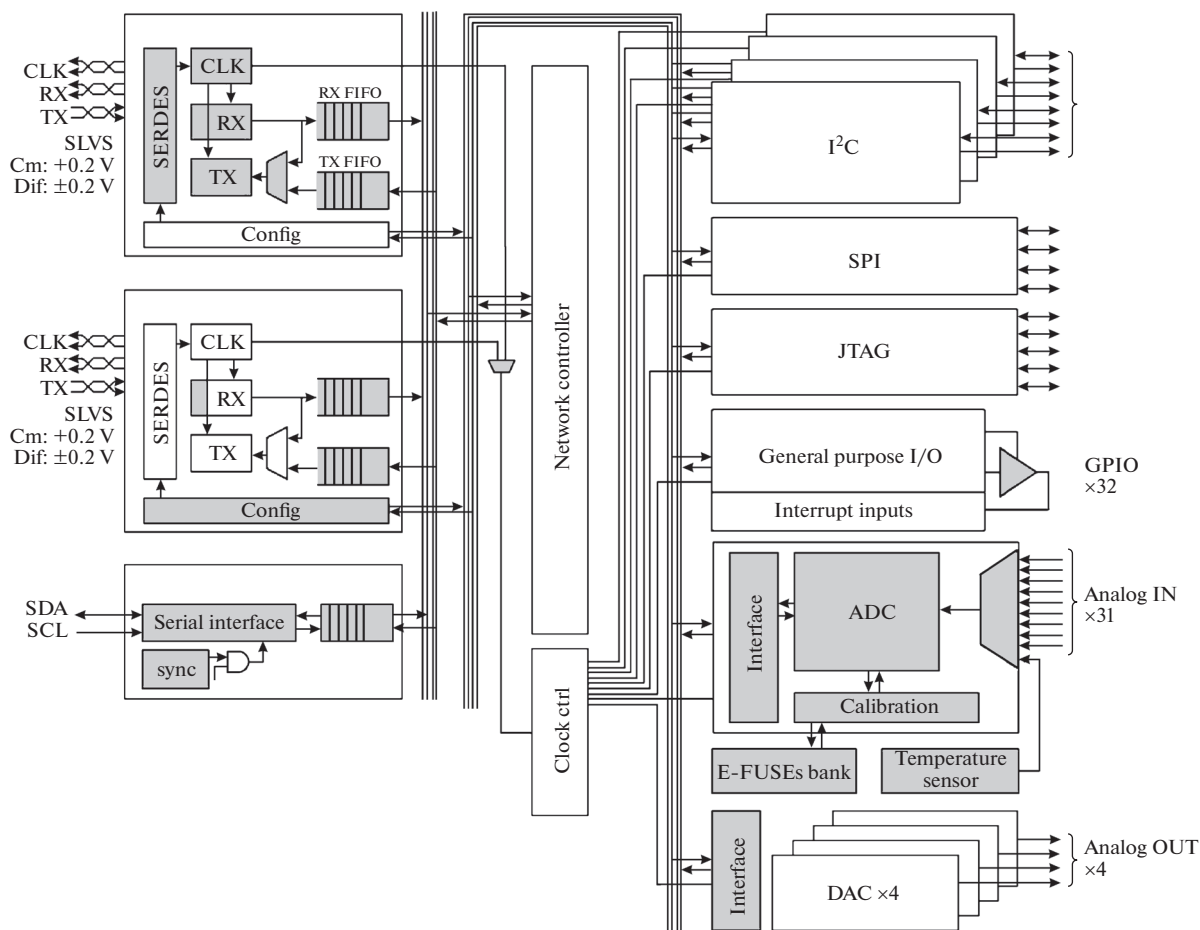


Рис. 19. Функциональная схема микросхемы GBT-SCA.

лер, шина данных, цифровой процессор, оптическая линия передачи данных, центральный процессор считывания данных. Сигналы, поступившие от детекторов, обрабатываются циклами, длительность которых определяется мертвым временем системы. Запуск цикла измерений про-

исходит по внешнему триггерному сигналу. Время, требуемое на обработку сигналов, ограничивает диапазон возможных нагрузок измерительной системы в несколько килогерц. В условиях возрастания нагрузок при планируемом повышении светимости БАК такое быстроедействие приме-

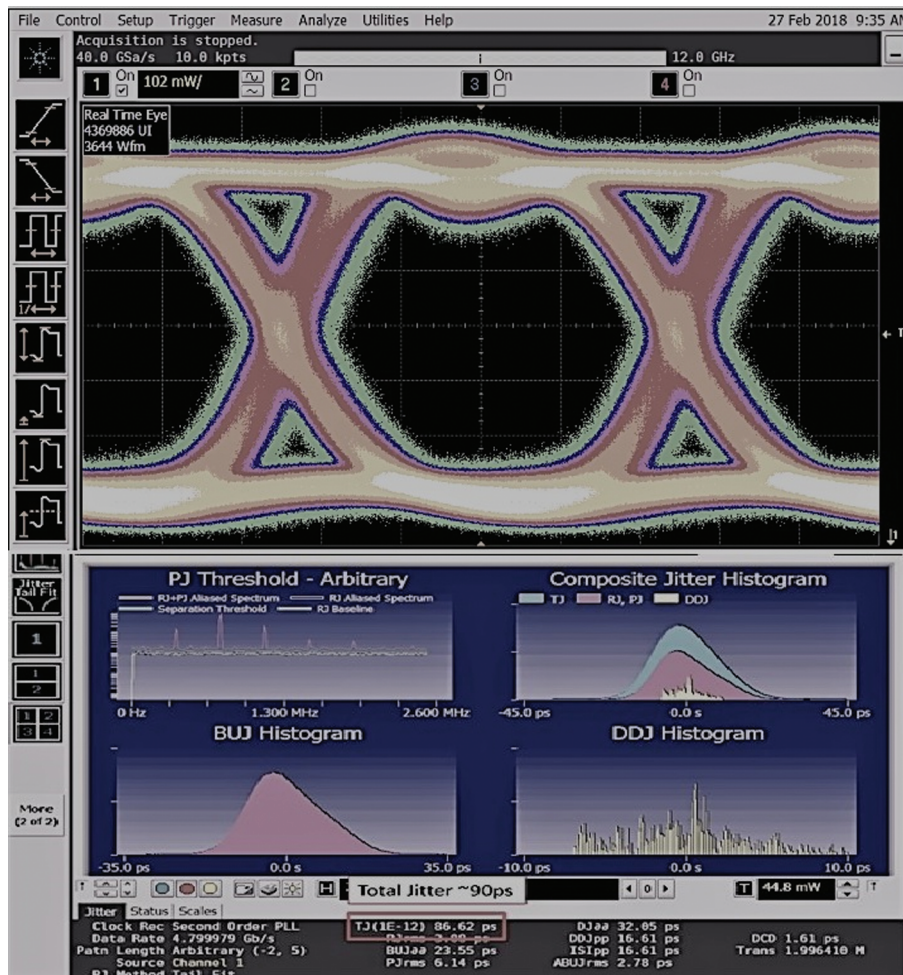


Рис. 20. Глазковая диаграмма оптической линии связи GBT. PJ Threshold-Arbitrary – порог периодической составляющей размытия сигнала; Composite Jitter Histogram – комбинированная гистограмма размытия сигнала; BUJ (Bounded Uncorrelated Jitter) Histogram, DDJ (Data Dependent Jitter) Histogram – составляющие временного размытия сигнала; Total Jitter – результирующее размытие сигнала.

няемой электронной системы не сможет обеспечить эффективную работу мюонного спектрометра. Это обстоятельство привело к необходимости глубокой модернизации электроники.

Модернизированная система разработана на основе технологической базы КМОП 130–180 нм. Принципиально изменена методика обработки сигналов. Триггерный режим чтения входных данных заменен на режим непрерывного чтения с частотой 10 МГц. Входная заказная 32-канальная микросхема SAMPA содержит в каждом канале все элементы амплитудного спектрометра: зарядочувствительный предусилитель; предварительный фильтр, формирующий отношение сигнал/шум; а.ц.п.; цифровой фильтр, стабилизирующий базовую линию (DSP); цифровой сигнальный процессор; контроллер управления и 4-канальный интерфейс связи. В результате мертвое время спектрометра определяется только аналоговыми формирователями сигнала, а загрузочная способ-

ность спектрометра достигает 10^5 событий/с по входу. Скорость передачи данных в центральный считывающий процессор благодаря внедрению высокоскоростной оптической линии передачи данных GBT увеличена до 4.8 Гбит/с, что обеспечивает пропускную способность мюонного спектрометра 0.8 Тбит по выходу.

ФИНАНСИРОВАНИЕ РАБОТЫ

Работа выполнена при поддержке гранта Российского фонда фундаментальных исследований (проект № 18-02-40093).

ПРИЛОЖЕНИЕ

Список сокращений

ALICE (A Large Ion Collider Experiment) – один из экспериментов Большого адронного коллайдера (БАК) в ЦЕРН (Женева);

ADC (Analog Digital Converter) – аналого-цифровой преобразователь (а.ц.п.);

BC1–BC3 (Baseline Corrector) – стабилизатор базовой линии;

BUJ, DDJ (Bounded Uncorrelated Jitter, Data Dependent Jitter) – нешумовые составляющие временного размытия сигнала во времени;

BGA (Ball Grid Array) – корпус микросхем поверхностного монтажа;

КМОП (комплементарная металл-оксид-полупроводниковая структура);

CROCUS (Concentrator Readout Cluster Unit System) – крейт системы сбора и передачи данных в мюонном спектрометре ALICE;

DAQ (Data Acquisition System) – система сбора и обработки информации;

DS (Dual Sampa) – 64-канальная карта входной электроники в составе двух микросхем;

DSP (Digital Signal Processor) – цифровой сигнальный процессор;

DDL (Digital Data Link) – цифровая оптическая линия связи;

E-Link – электронная линия связи;

ENC (Equivalent Noise Charge) – эквивалентный шумовой заряд;

ENOB (Effective Number of Bit) – эффективное число разрядов а.ц.п.;

FEASTAMP – преобразователь постоянного тока для систем питания детекторной электроники в условиях высоких магнитных и радиационных полей;

GEM (Gaz Emission Multiplier) – газовый детектор ионизирующего излучения с многослойной микроструктурой внутреннего усиления;

IIR (Infinite Input Response) – фильтр с бесконечной импульсной характеристикой;

GASSIPLEX – 16-канальная малошумящая микросхема для газовых детекторов;

GBTX (Giga Bit Transfer) – система гигабитной оптической связи;

GBT-A, GBT-X – заказные интегральные микросхемы системы GBTX;

LVDS, SLVS – Low Voltage Differential Signaling, Scalable Low Voltage Signaling;

MANU – 64-канальная входная карта детекторной электроники трековых камер;

MANAS – индийский клон микросхемы GASSIPLEX;

PATCHBUS – шина передачи данных;

SAMPA – 32-канальная заказная микросхема детекторной электроники.

СПИСОК ЛИТЕРАТУРЫ

1. ALICE Collaboration // JINST. 2008. V. 3. P. S08002. https://cds.cern.ch/record/1129812/files/jinst8_08_s08002.pdf
2. ALICE Collaboration // Technical Design Report. CERN-LHCC-99-022; ALICE-TDR-5. Geneva, 1999. <https://cds.cern.ch/record/1603472/files/ALICE-TDR-015.pdf>
3. ALICE Collaboration // Addendum to the Technical Design Report CERN-LHCC-2000-046. Geneva, 2000. <http://alice-collaboration.web.cern.ch/sites/alice-collaboration.web.cern.ch/files/documents/TechnicalDesignReport/muon-tdr2.pdf>
4. Rousseau S. // Nucl. Instrum. and Methods Phys. Res. A. 2010. V. 623. P. 528. <https://doi.org/10.1016/j.nima.2010.03.059>
5. Chambert V. <https://cds.cern.ch/record/1158633/files/p242.pdf>
6. Santiard J.C., Beusch W., Buytaert S., Enz C.C., Heijne E., Jarron P., Krummenacher F., Marennet K., Piuze F. CERN-ECP-94-17. Geneva, 25 October 1994. <https://cds.cern.ch/record/272783/files/ecp-94-017.pdf>
7. ALICE Collaboration. ALICE-INT-2004-026. Geneva, 2014. <https://cds.cern.ch/record/1158633/files/p242.pdf>
8. ALICE Collaboration Technical Design Report CERN-LHCC-2013-019. ALICE-TDR-015. Geneva, 2013. <https://cds.cern.ch/record/1603472/files/ALICE-TDR-015.pdf>
9. GBTX Manual.V0.13 Draft. 24.05.2016. <http://cern.ch/proj-gbt>
10. Hernandez H., van Noije W., Munhoz M. // Proc. IEEE Int. Symp. Circ. Syst. (ISCAS). Lisboa, 24–27 May 2015. P. 1058. <https://doi.org/10.1109/lascas.2015.7250465>
11. Adolfsson J., Ayala Pabon A., Bregant M., Britton C., Brulin G., Carvalho D., Chambert V., Chinellato D., Espagnon B., Hernandez Herrera H.D., Ljubicic T., Mahmood S.M., Mjörnmark U., Moraes D., Munhoz M.G. et al. // JINST. 2017. V. 12. P. C04008. <https://doi.org/10.1088/1748-0221/12/04/c04008>
12. ALICE Collaboration Technical Design Report CERN-LHCC-2013-020. ALICE-TDR-016. Geneva, 2013. <https://cds.cern.ch/record/1622286/files/ALICE-TDR-016.pdf>
13. Aspell P., Gaspari M.D., Franca H., Garcia E., Musa L. // IEEE Trans. Nucl. Sci. 2013. V. 60. № 2. P. 1289. <https://doi.org/10.1109/TNS.2013.2250305>
14. Tavernier F., Moreira P. SLVS Interface Circuits General Specification. https://indico.cern.ch/event/404345/contributions/1850202/attachments/809975/1109940/SLVS_IO.pdf
15. Moreira P. The Radiation Hard GBTX Link Interface Chip. 26 November 2013. CERN, Switzerland. <http://cern.ch/proj-gbt>
16. Development of DCDC converters. CERN. <http://project-dcdc.web.cern.ch>