———— МОДЕЛИРОВАНИЕ ———

УДК 621.382+621.396.6

МОДЕЛИРОВАНИЕ ПЕРЕХОДНЫХ ПРОЦЕССОВ В МАЖОРИТАРНОМ ЭЛЕМЕНТЕ ПРИ ПЕРЕКЛЮЧЕНИИ И СБОРЕ ЗАРЯДА С ТРЕКА ОДИНОЧНОЙ ЧАСТИЦЫ

© 2020 г. В. Я. Стенин^{а, b,} *, Ю. В. Катунин^{b,} **

^аНациональный исследовательский ядерный университет "МИФИ", Каширское шоссе, 31, Москва, Россия ^bНИИ системных исследований Российской академии наук, Нахимовский проспект, 36, корп. 1,

Москва, 117218 Россия *E-mail: vystenin@mephi.ru **E-mail: katunin@cs.niisi.ras.ru Поступила в редакцию 21.01.2020 г. После доработки 27.01.2020 г. Принята к публикации 13.02.2020 г.

Приводятся результаты моделирования тройного мажоритарного элемента при сборе его транзисторами заряда с трека частицы и одновременном переключении по входам. Моделирование проведено с использованием 3D TCAD физических моделей КМОП транзисторов по проектной норме 65-нм объемной технологии при треках с линейным переносом частицей на них энергии 60 МэВ · см²/мг. Установлено, что длительность нестационарного состояния элементов И и ИЛИ в составе мажоритарного элемента при сборе заряда и одновременном переключении по входам практически не зависит от момента образования трека для каждой конкретной точки входа трека в группу транзисторов. При начале сбора заряда до сигналов переключения происходит либо опережающее во времени переключение элементов до появления сигналов переключения на входах, в случаях, когда заряд начинают собирать запертые транзисторы, либо переключение с дополнительной задержкой, когда заряд начинают собирать исходно открытые транзисторы. В итоге время переключения мажоритарного элемента варьируется от 9 до 600 пс в зависимости от точки входа трека и сигналов на входах. При треках, возникающих после переключения элемента по входам, происходит образование импульса помехи на выходе элемента с длительностью того нестационарного состояния, которое характерно для данной точки входа трека.

Ключевые слова: импульсная помеха, мажоритарный элемент, моделирование, нестационарное состояние, одиночная частица, сбор заряда, трек

DOI: 10.31857/S0544126920040109

1. ВВЕДЕНИЕ

Результатам исследования эффектов воздействия одиночных ионизирующих частиц посвящено большое количество публикаций. В обзоре [1] дан анализ начавшегося практического применения приборных физических моделей (physics-based device models) как двумерных (2D), так и трехмерных (3D), например, программ моделирования Davinci и Taurus компании Synopsys. В фундаментальной работе 2004 г. [2] на основе 3D моделирования Davinci цепочек КМОП инверторов с разными проектными нормами по объемной технологии было предсказано существенное ухудшении помехоустойчивости КМОП логики до уровня линейной передачи энергии на трек частицей 2 МэВ · см²/мг при снижении проектной нормы до 100 нм КМОП.

Интересным результатом 3D моделирования, представленным в работе [2], был эффект перехода NMOП транзисторов КМOП инвертора с проектной нормой 0.18 мкм по объемной технологии в инверсный режим смещения при треках с линейной передаче энергии LET > 3 МэВ \cdot см²/мг с достижением инверсного смещения на стоке менее -0.7 В при LET = 7-10 МэВ \cdot см²/мг и увеличением импульса помехи до 300–500 пс при LET = 30 МэВ \cdot см²/мг.

При проектных нормах 65 нм КМОП и менее существенен диффузионный перенос носителей заряда, индуцированных на треке частицы, на транзисторы смежных элементов [3]. Эту зарядовую связь логических элементов предложено использовать для уменьшения длительности импульсов помех при совместном сборе заряда транзисторами смежных элементов (effect of quenching), что впервые показано для комбинационной КМОП логики в работе [4].

Обзор [5], опубликованный в 2013 г., подвел итоги физическим, схемным, технологическим и конструктивным исследованиям, которые в настоящее время являются основой разработки и проектирования высокопроизводительных цифровых систем, прелназначенных лля работы пол возлействием потоков частиц малой интенсивности, то есть одиночных ядерных частиц, в частности, и эффектам, связанным с возникновением импульсов помех, приводящих к образованию ложных сигналов. В КМОП нано-размерной комбинационной логике на тактовых частотах более 1 ГГи для снижения возросшей частоты таких "мягких" сбоев (soft error rate – SER) требуются новые решения при конструктивно-топологическом проектировании.

Эффект коррекции импульсов помех за счет зарядовой связи смежных логических элементов использован при разработке топологии КМОП элементов декодеров [6], которые нашли применение в блоках суммирования выходных сигналов регистров ячеек ассоциативной памяти 65-нм КМОП буфера ассоциативной трансляции [7] микропроцессора с повышенной помехоустойчивостью, а также при разработке мажоритарных элементов по проектной норме 65-нм КМОП объемной технологии [8, 9].

Цель данного исследования — моделирование средствами TCAD нестационарного состояния КМОП логических элементов и получения количественных оценок импульсов помех пикосекундного диапазона в базовых комбинационных элементах по объемной КМОП-технологии с мелкой траншейной изоляцией (shallow trench isolation — STI) транзисторов для практического применения при проектировании высокопроизводительных КМОП микропроцессорных систем, предназначенных для космического применения.

2. МАЖОРИТАРНЫЙ ЭЛЕМЕНТ С КОМБИНАЦИОННОЙ ЛОГИКОЙ И И ИЛИ

2.1. Схема тройного мажоритарного элемента

На рис. 1 приведена функциональная схема тройного мажоритарного элемента (Triple Majority Gate – TMG) на основе трех КМОП двухвходовых комбинационных логических элементов И (D1–D3) и трех-входного элемента ИЛИ D4. На рис. 1 элементы с логикой И D1 и логикой ИЛИ D4 представлены своими электрическими схемами, а элементы И D2 и D3 представлены в виде функциональных блоков. Схемы элементов И D1 и ИЛИ D4 содержат группы транзисторов соответственно элементов И-НЕ и ИЛИ-НЕ, а также транзисторы инверторов, в состав которых в элементе ИЛИ-НЕ включены дополнительные транзисторы для улучшения коррекции помех при сборе заряда с треков одиночных ионизирующих частиц.

Первая цифра в обозначениях транзисторов в элементах, например, N1.2 соответствует номеру логического элемента И (D1) и ИЛИ (D4) на рис. 1, а вторая – номеру транзистора в элементах И и ИЛИ. Каждый элемент И (рис. 1) состоит из логического элемента И-НЕ и инвертора. Группа транзисторов И-НЕ на примере И D1 выполнена на транзисторах N1.1, N1.2, P1.1, P1.2, а инвертор на транзисторах N1.3, P1.3. Выход элемента И-НЕ является внутренним узлом элемента И. Элемент ИЛИ D4 (рис. 1) состоит из логического элемента ИЛИ-НЕ и инвертора. Элемент ИЛИ-НЕ выполнен на транзисторах N4.1 – N4.3, P4.1 – P4.3, а инвертор на транзисторах N4.4, N4.5, P4.4, P4.5. Выход элемента ИЛИ-НЕ является внутренним узлом элемента ИЛИ, а выход элемента ИЛИ является выходом элемента TMG.

2.2. Моделирование сбора заряда транзисторами с трека частицы

Моделирование сбора транзисторами заряда с треков одиночных частиц проведено с использованием 3D TCAD физической модели КМОП элементов И и ИЛИ по проектной норме 65-нм КМОП объемной технологии, изображение структуры которой приведено на рис. 2. Как тестовое воздействие принят сбор заряда с трека, направленного по нормали к поверхности приборной части модели элемента (примеры треков T_{1N}, T_{1P}, T_{4N} и T_{4P} приведены на рис. 2).

Каждый из элементов И и ИЛИ на рис. 2 состоит из двух групп транзисторов, одна группа из NMOП транзисторов Gr1N или Gr4N, а вторая из PMOП транзисторов Gr1P и Gr4P. Инвертор в элементе ИЛИ состоит из двух параллельно-соединенных инверторов (рис. 1), транзисторы которых конструктивно расположены симметрично с разных сторон транзисторов элемента ИЛИ-НЕ; в группе Gr4N это транзисторы N1.4 и N1.5 и в группе Gr4P транзисторы P1.4 и P1.5 (рис. 2). Это сделано для повышения эффективности коррекции длительности импульсов помех сбором заряда транзисторами инверторов с треков одиночных частиц с разными точками входа трека в группах транзисторов ИЛИ-НЕ [9].

Ширина каналов всех транзисторов элемента И равна 400 нм, а всех транзисторов элемента ИЛИ равна 800 нм. Конструкция элементов И и ИЛИ состоит из групп транзисторов, окруженных мелкой траншейной изоляцией глубиной 400 нм (shallow trench isolation — STI). Эта траншейная изоляция удалена из изображения структуры на



Рис. 1. Схема мажоритарного логического элемента ТМG на И (D1-D3) и ИЛИ (D4) элементах.

рис. 2 для лучшей наглядности компоновки транзисторов в группы. Области с обозначениями n+и p+ на рис. 2 являются фрагментами охранных полос, изолирующих области NMOП от РМОП транзисторов и служащих для вывода неравновесных носителей заряда на шину питания и общую шину устройства.

В данной работе использовано гибридное TCAD-SPICE моделирование КМОП мажоритарного элемента, при котором средствами TCAD моделировались физические процессы генерации носителей заряда при передаче им энергии с трека и процессы сбора заряда транзисторами в элементах И (D1) и ИЛИ (D4). Средствами SPICE моделировались передаточные характеристики двух элементов И (D2 и D3) (рис. 1), которые обеспечивали передачу сигналов на входы элемента ИЛИ (D4).

При моделировании переходных процессов, когда совмещены переключение элемента ТМG по входам и сбор заряда с трека частицы, использованы четыре точки входа треков по одной в группах Gr1N, Gr4N, Gr1P, Gr4P транзисторов элементов И и ИЛИ. Сбор заряда с этих треков приводит к импульсам помех с наибольшими амплитудами и длительностями, что установлено в работе [9]. Треки T_{1N} , T_{1P} , T_{4N} и T_{4P} с этими точками входа, которые показаны на рис. 2, используются в данной работе. Параметры расположения точек входа этих треков приведены в табл. 1.

Приборное моделирование КМОП транзисторов по объемной 65-нм технологии (с длиной канала 65 нм) проведено на основе 3D TCAD моделей транзисторов, представленных в работе [10]. Полные размеры 3D приборной структуры составляют 6.4×10.9 мкм при толщине подложки 3.0 мкм. Энергетическая составляющая генерации заряда на треке характеризуется линейной передачей энергии частицей на трек – (linear energy transfer – LET). При моделировании использовались треки с LET = 60MэВ · см²/мг. Результаты исследования получены при моделировании с использованием симулятора Sentaurus Device при температуре 25° С и напряжении питания 1.0 В.

Габлица	1.	Параметры расположения	гочек входа треков	, использованных при моделировании
---------	----	------------------------	--------------------	------------------------------------

Обозначение трека	Элемент	Группа транзисторов	Точка входа трека		
T _{1N}	И	Gr1N	Сток транзистора N1.1		
T _{1P}	И	Gr1P	Исток транзистора Р1.1		
T_{4N}	ИЛИ	Gr4N	Общие истоки N4.2 и N4.3		
T _{4P}	ИЛИ	Gr4P	Исток Р4.3 и сток Р4.2		



Рис. 2. Приборная 3D TCAD физическая модель элементов D1 (И) и D4 (ИЛИ), использованная при гибридном TCAD-SPICE моделировании мажоритарного элемента TMG на логических элементах И и ИЛИ, направления треков по нормали к поверхности приборной модели, треки обозначены как T_{1N} , T_{1P} , T_{4N} и T_{4P} в соответствии с их прохождением через группы транзисторов Gr1N, Gr1P, Gr4N и Gr4P.

3. ПАРАМЕТРЫ НЕСТАЦИОНАРНЫХ СОСТОЯНИЙ ЭЛЕМЕНТОВ ПРИ ИХ ПЕРЕКЛЮЧЕНИИ ПО ВХОДАМ И ОДНОВРЕМЕННОМ СБОРЕ ЗАРЯДА С ТРЕКА ОДИНОЧНОЙ ЧАСТИЦЫ

В любом логическом состоянии элемента И (ИЛИ) есть NMOП или РМОП транзисторы в группах И-НЕ (ИЛИ-НЕ), которые заперты при входных сигналах "0" либо "1". Сбор заряда запертыми транзисторами с трека одиночной частицы, проходящего через группу И-НЕ (ИЛИ-НЕ). приводит к изменению напряжений на узлах элемента И (ИЛИ) такому же, что и при переключении логических сигналов на входах элемента TMG. Исходно запертые транзисторы при сборе заряда переходят в состояние, близкое к открытому, что переключает инвертор и меняет логическое состояние на выходе элемента И (ИЛИ). Такое изменение состояния транзисторов является опережающим переключением элемента ТМG и в этом состоянии транзисторы остаются, если сигналы на входах элемента переключатся до окончания сбора заряда с трека.

Если трек проходит через исходно открытые транзисторы в группе И-НЕ (ИЛИ-НЕ), то при сборе заряда они переходят чаще всего в инверсное состояние или близкое к нему, что сохраняет транзисторы того же типа канала в инверторе в исходно запертом состоянии. Запертые транзисторы инвертора начинают собирать заряд с трека, что затягивает процесс переключения элемента, приводя в итоге к дополнительной задержке переключения элемента TMG.

Если возникновение трека и начало сбора заряда происходят после переключения сигналов на входах элемента, то изменение напряжения на его выходе при сборе заряда с трека является импульсом помехи или ложным сигналом для последующего элемента в цепочке.

3.1. Длительности нестационарных состояний элементов при сборе заряда с трека

Алгоритм работы тройного мажоритарного элемента (Triple Majority Gate – TMG) заключается в сравнении трех входных сигналов и образовании такого выходного сигнала, который соответствует совпадению как минимум двух входных сигналов из трех. При моделировании в данной работе используются два варианта переключения элемента TMG. Первый вариант переключения входов TMG из "0" в "1" при изменении сигналов на входах из A = B = C = 0 в A = B = 1, C = 0. Второй вариант переключения входов TMG из "1" в "0" при изменении сигналов на входах из A = B = C = 0. Когда два из трех входных сигналов TMG совпадают, то эти два сигнала управляют правильным переключением только

Характер переключения	Опережающее переключение				Переключение с дополнительной задержкой			
Переключение входов	"0" в "1"		"1" в "0"		"1" в "0"		"0" в "1"	
Трек в элемент	И	ИЛИ	И	ИЛИ	И	ИЛИ	И	ИЛИ
Группа	Gr1N	Gr4N	Gr1P	Gr4N	Gr1N	Gr4N	Gr1P	Gr4P
Трек	T_{1N}	T _{4N}	T _{1P}	T _{4P}	T _{1N}	T _{4N}	T _{1P}	T _{4P}
<i>t</i> _{HECT} , пс при <i>t</i> _{TP} = 100 пс	238	203	11	9	120	598	324	186
<i>t</i> _{HECT} , пс при <i>t</i> _{TP} = 160 пс	238	200	11	9	90	603	327	156
<i>t</i> _{HECT} , пс при <i>t</i> _{TP} = 220 пс	238	200	20	26	89	600	325	146
<i>t</i> _{HECT} , пс при <i>t</i> _{TP} = 260 пс	238*	200*	0*	0*	89*	597*	327*	145*
<i>t</i> _{HECT} , пс при <i>t</i> _{TP} = 300 пс	238*	200*	0*	0*	89*	600*	332*	145*
Рисунки для t _{TP} = 160 пс	Рис. 4а	Рис. 5а	Рис. 4б	Рис. 5б	Рис. 7а	Рис. 8а	Рис. 7б	Рис. 8б

Таблица 2. Длительность нестационарного состояния t_{HECT} элементов И и ТМG (ИЛИ) в зависимости от момента начала сбора заряда с трека t_{TP} при треках с линейным переносом энергии на них 60 МэВ · см²/мг

Примечание. * Данные для *t*_{TP} = 260 и 300 пс соответствуют длительности импульсов помехи после завершения переключения элемента TMG по входам.

одного из трех элементов И. Поэтому для получения достоверных данных о влиянии сбора заряда с трека частицы при одновременном переключении по входам элемента TMG достаточно моделирования средствами TCAD одного из элементов И, а именно D1, с заданными переключениями входных сигналов.

При моделировании использованы треки частиц с точками входа в наиболее чувствительные к сбору заряда области в группах NMOП и РМОП транзисторов, которые установлены ранее в работе [9] для мажоритарного элемента по 65-нм КМОП объемной технологии. Моделирование проведено с использованием этих четырех треков для пяти моментов времени возникновения каждого трека относительно начала смены сигналов на входах TMG элемента. Два трека (при 100 и 160 пс) образуются до момента начала переключения TMG по входам при $t_{\Pi EP} = 200$ пс, трек при 220 пс образуются сразу с изменением сигналов на входах элемента ТМG при $t_{\Pi EP} = 200$ пс и два трека (при 260 и 300 пс) после завершения переключения элемента.

Параметром количественного сопоставления переходных процессов при сборе заряда с каждого из треков при разных моментах времени их возникновения принята длительность нестационарного состояния как элемента И, так и элемента ТМG по выходу ИЛИ. Длительность нестационарного состояния t_{HECT} определялась от момента возникновения трека и начала сбора заряда до завершения переключения на выходах И (ИЛИ). Завершение переключения оценивалось по достижению уровня выходного сигнала, отличающегося на величину отклонения $\Delta V_{\text{BЫX}} = 0.3$ В от "идеальных" значений логических уровней "0" и "1", к которым устанавливался переходный процесс переключения.

В табл. 2 приведены результаты моделирование длительностей нестационарного состояния $t_{\rm HECT}$ элемента И при треках через элемент И и элемента ТМG при треках через элемент ИЛИ с линейным переносом энергии на трек 60 МэВ · см²/мг и с направлением трека по нормали к поверхности приборной части модели (рис. 2).

Графики зависимостей длительностей нестационарного состояния элемента И и элемента ТМG в зависимости от момента возникновения трека и начала сбора заряда приведены на рис. 3 для треков с наиболее чувствительными точками входа треков в группах И-НЕ (ИЛИ-НЕ) элементов И (ИЛИ) при переключении входов ТМG из "0" в "1", а также из "1" в "0".

Зависимости напряжений на таких узлах элемента TMG как выход И, выход ИЛИ, на узлах



Рис. 3. Длительности нестационарных состояний логических КМОП элементов И и ИЛИ в составе мажоритарного элемента ТМG в зависимости от момента начала сбора заряда с трека при режиме опережающего переключения и режиме с дополнительной задержкой при сборе заряда с трека при переключения элемента ТМG из "0" в "1" и из "1" в "0" для четырех точек входа трека; сплошными линиями даны зависимости с дополнительной задержкой при сборе заряда с трека при переключения элемента тмG из "0" в "1" и из "1" в "0" для четырех точек входа трека; сплошными линиями даны зависимости с дополнительной задержкой при сборе заряда с трека, штриховыми линиями даны зависимости с опережающим переключением относительно смены входных сигналов; треки с направлением по нормали к поверхности приборной части модели и LET = 60 MэB · см²/мг.

И-НЕ и ИЛИ-НЕ сохраняются неизменными во времени, но они смещаются при изменении момента образования трека $t_{\rm TP}$. Это смещение происходит относительно момента начала переключения сигналов $t_{\rm ПЕР} = 200$ пс на входах A и B элемента TMG. При этом длительности переходных процессов (нестационарных состояний) на выходах И и ИЛИ (TMG) практически не изменяются.

Из анализа результатов моделирования, приведенных в табл. 2 и на рис. 3, следует, что длительность нестационарного состояния элементов при сборе заряда и одновременном переключении по входам TMG зависит от смены конкретной точки входа трека в группу транзисторов при треках с линейным переносом энергии на них $60 \text{ МэВ} \cdot \text{см}^2/\text{мг}$, зависит от входных сигналов, и практически не зависят от входных сигналов, и практически не зависят от момента образования трека при заданном треке и заданных входных сигналах. Это продемонстрировано данными в табл. 2 и графиками на рис. 3 для треков в группы транзисторов И-НЕ и ИЛИ-НЕ элементов И и ИЛИ при переключении элемента TMG по входам из "0" в "1", а также из "1" в "0".

3.2. Особенности нестационарных состояний элементов

Можно выделить два основных режима сбора заряда с трека при переключении логического элемента по входам: 1) сбор заряда с трека, образованного до завершения переключения элемента сменой сигналов на входах; 2) сбор заряда с трека после завершения переключения элементов.

Зависимости изменения напряжений на узлах элементов И и ИЛИ для треков с моментами образования при $t_{\rm TP} = 100, 160, 220, 260$ и 300 пс повторяются при TCAD моделировании и имеют одинаковые длительности переходных процессов для конкретных сочетаний трека и изменения входных сигналов элемента TMG (см. табл. 2 и рис. 3). Для иллюстрации особенностей нестационарных состояний элементов И и ИЛИ далее в работе использованы зависимости напряжений во времени на узлах элементов с образованием трека в момент времени $t_{\rm TP} = 160$ пс, что за 40 пс до переключения мажоритарного элемента по входам при $t_{\rm ПEP} = 200$ пс.

Зависимости, характеризующие длительности нестационарных состояний на выходах элементов И и ТМG (ИЛИ), делятся на две основные группы. Первая группа — это переходные процессы с опережающим переключением элементов до смены сигналов на входах, вторая группа — это переходные процессы с дополнительной задержкой переключения элементов при сборе заряда с трека.



Рис. 4. Зависимости напряжений на узлах элемента И мажоритарного элемента при опережающем его переключении сбором заряда с трека с LET = $60 \text{ M} \rightarrow \text{B} \cdot \text{cm}^2/\text{Mr}$, образование трека при $t_{\text{TP}} = 160 \text{ nc}$, переключение по входам при $t_{\text{ПЕP}} = 200 \text{ nc}$: (*a*) точка входа трека T_{1N} в группу Gr1N, переключение из A = B = C = 0 в A = B = 1, C = 0; (*b*) точка входа трека T_{1P} в группу Gr1P, переключение из A = B = C = 0.

4. ОПЕРЕЖАЮЩЕЕ ПЕРЕКЛЮЧЕНИЕ ЭЛЕМЕНТОВ ПРИ СБОРЕ ЗАРЯДА С ТРЕКА, ВОЗНИКШЕГО ДО СИГНАЛОВ ПЕРЕКЛЮЧЕНИЯ ЭЛЕМЕНТА ПО ВХОДАМ

4.1. Переходные процессы переключения элементов И и ИЛИ

На рис. 4 и 5 приведены зависимости изменения напряжений на узлах элемента И и ИЛИ при сборе заряда с треков в режимах, вызывающих опережающее переключение элементов И и ИЛИ (TMG) при образовании трека в момент времени t_{тр} = 160 пс и начале переключения по входам элемента при $t_{\Pi EP} = 200$ пс. Изменения напряжений на узлах элементов при сборе заряда с трека NMOП транзисторами группы И-НЕ характеризуют зависимости на рис. 4a, а NMOП транзисторами группы ИЛИ-НЕ на рис. 5а. Опережающее переключение элемента ТМС при сборе заряда с трека РМОП транзисторами группы И-НЕ характеризуют зависимости на рис. 46 и на рис. 56 при сборе заряда РМОП транзисторами группы ИЛИ-НЕ.

В случае треков через запертые NMOП транзисторы групп И-НЕ и ИЛИ-НЕ эти NMOП транзисторы переходят в инверсное смещение, что запирает NMOП транзисторы инверторов, приводя к опережающим переключениям (рис. 4*a*) сначала элемента И, а затем элемента ИЛИ либо (рис. 5*a*) элемента ИЛИ, а после входов ТМG и элемента И. Запертые NMOП транзисторы инверторов начинают собирать заряд с трека, формируя импульсы отрицательной полярности на выходе элемента И с амплитудой 0.7 В (рис. 4*a*) и на выходе элемента ИЛИ с амплитудой 0.5 В (рис. 5*a*) после опережающего переключения. Эти импульсы можно считать продолжением нестационарного состояния длительностью 238 пс на рис. 4*a* и 200 пс рис. 5*a*.

Для треков через исходно запертые РМОП транзисторы групп И-НЕ или ИЛИ-НЕ, переходные процессы при опережающем переключении элементов И и ИЛИ (ТМG) приведены на рис. 46 и рис. 56. При треке через группу И-НЕ (рис. 46) запертые входными сигналами РМОП транзисторы переходят в омический режим смещения с напряжением на стоках 1 В. Это запирает РМОП транзисторы инвертора элемента И и быстро приводит к опережающему переключению элемента И, что переключает элемент ИЛИ (и ТМG) до смены сигналов на входах ТМG.

В случае элемента ИЛИ на рис. 56 сбор заряда с трека в группу ИЛИ-НЕ осуществляет только один запертый РМОП транзистор Р4.3 (рис. 1). Собранного заряда хватает, чтобы зарядить узел ИЛИ-НЕ до напряжения 0.8 В и через инвертор провести опережающее переключении элемента ИЛИ (TMG). Затем узел ИЛИ-НЕ начинает разряжаться через единственный открытый NMOП транзистор N4.3 группы ИЛИ-НЕ. Через 25 пс после опережающего переключения изменяются входные сигналы A = B элемента TMG, которые переключают выход элемента И (рис. 56).

В случаях сбора заряда РМОП транзисторами после опережающего переключения на выходе



Рис. 5. Зависимости напряжений на узлах элемента ИЛИ мажоритарного элемента при опережающем его переключении сбором заряда с трека с LET = $60 \text{ M} \rightarrow \text{B} \cdot \text{cm}^2/\text{Mr}$, образование трека при $t_{\text{TP}} = 160 \text{ nc}$, переключение по входам при $t_{\text{ПЕР}} = 200 \text{ nc}$: (*a*) точка входа трека T_{4N} в группу Gr4N, переключение из A = B = C = 0 в A = B = 1, C = 0; (*b*) точка входа трека T_{4P} в группу Gr4P, переключение из A = B = C = 0.

элемента TMG образуется небольшой импульс помехи положительной полярности с амплитудой менее 0.2 В (рис. 46 и 56), что позволяет считать это как отсутствие импульсов помех для влияния на последующие элементы при треках с $t_{\rm TP} = 260$ и 300 пс. Этому соответствуют $t_{\rm HFCT} = 0$ в табл. 2.

4.2. Длительности интервала времени опережения переключения элементов

Опережающие переключения элементов И и ИЛИ в четырех случаях примеров сбора заряда NMOП транзисторами и РМОП транзисторами групп И-НЕ и ИЛИ-НЕ для случая образования трека при $t_{\rm TP} = 160$ пс начинаются за 40 пс до момента t = 200 пс начала переключения входных сигналов. В случае прохождения трека через запертые NMOП или РМОП транзисторы группы И-НЕ элемента И (см. рис. 4) сразу переключается по выходу элемент И, который переключает элемент ИЛИ. При этом длительность переключения элемента TMG оказывается в пределах 30– 35 пс и завершается до начала переключения сигналов на входах TMG.

В случае прохождения трека через запертые NMOП или РМОП транзисторы группы ИЛИ-HE (рис. 5) элемент ИЛИ сразу переключается по выходу, а уже затем после переключения сигналов на входах ТМG переключается и элемент И. При этом длительность переключения элемента TMG оказывается в пределах 10 пс после возникновения трека и начала сбора с него заряда. Задержка переключения элемента И относительно изменения сигналов A = B на входах TMG в данных случаях не превышает 25 пс (рис. 5*a*, *б*) и 10 пс (рис. 5*б*).

Длительность опережения переключения — это разность моментов возникновения сигналов переключения элемента по входам $t_{\Pi EP}$ и момента возникновения трека t_{TP} , приводящего к опережающему переключению элемента, $t_{OII.\ \Pi EP} = t_{\Pi EP} - t_{TP}$. Интервал времени опережения переключения уменьшается до нуля при сближении моментов образования трека и возникновения сигналов переключения элемента по входам. Зависимость приведена на рис. 6.

5. ПЕРЕКЛЮЧЕНИЕ ЭЛЕМЕНТОВ С ДОПОЛНИТЕЛЬНОЙ ЗАДЕРЖКОЙ ПРИ СБОРЕ ЗАРЯДА С ТРЕКА, ВОЗНИКШЕГО ДО СИГНАЛОВ ПЕРЕКЛЮЧЕНИЯ ЭЛЕМЕНТА

Если транзисторы в группе И-НЕ (ИЛИ-НЕ) исходно открыты и трек проходит именно через них, то при сборе заряда они переходят чаще всего в инверсное состояние или близкое к нему, что сохраняет транзисторы того же типа в инверторе в исходном запертом состоянии. Запертые транзисторы инвертора начинают собирать заряд с трека, что приводит к дополнительной задержке переключения элемента TMG.



Рис. 6. Интервал времени от момента начала опережающего переключения элементов И и ИЛИ в составе мажоритарного элемента TMG при сборе заряда с трека относительно момента смены переключающих сигналов на входах элемента в зависимости от момента начала сбора заряда с трека при переключении элемента TMG из "0" в "1" и из "1" в "0" для четырех точек входа трека.

5.1. Переходные процессы переключения элементов И и ИЛИ

На рис. 7 приведены зависимости изменения напряжений на узлах элемента И при сборе заряда с трека в режимах, вызывающих дополнительные задержки при переключении элемента ТМG, а на рис. 8 то же на узлах элемента ИЛИ. Зависимости получены при образовании трека в момент $t_{\rm TP} = 160$ пс за 40 пс до сигналов переключения элемента по входам при $t_{\rm ПЕP} = 200$ пс. Моделировались треки с линейным переносом энергии на них 60 МэВ · см²/мг и с направлением по нормали к поверхности приборной части модели.

Изменения напряжений на узлах элемента И на рис. 7*a* и на узлах элемента ИЛИ на рис. 8*a* характеризуют переходные процессы при сборе заряда NMOП транзисторами групп И-НЕ и ИЛИ-НЕ. Дополнительные задержки переключение элемента TMG при сборе заряда РМОП транзисторами групп И-НЕ и ИЛИ-НЕ характеризуют зависимости на рис. 76 для элемента И и на рис. 86 для элемента ИЛИ.

При переключении элементов И (ИЛИ) из состояния "1" в "0" в обоих случаях (рис. 7*a* и рис. 8*a*) NMOП транзисторы элементов И-НЕ и ИЛИ-НЕ в исходном состоянии открыты и при сборе заряда переходят в инверсное смещение, а NMOП транзисторы инверторов остаются в исходном запертом состоянии. Запертые NMOП транзисторы инвертора, собирая заряд электронов, диффундировавших до них, вызывают снижение напряжения на выходе как элемента И (рис. 7a), так и элемента ИЛИ (рис. 8a). И только после выхода NMOП транзисторов из инверсного смещения выход элементов И и ИЛИ возвращается в состояние логического нуля "0".

В случае трека через РМОП транзисторы группы И-НЕ элемента И (рис. 76) и группы ИЛИ-НЕ элемента ИЛИ (рис. 86), то до переключения входов элемента ТМС из "0" в "1" РМОП транзисторы вначале остаются в открытом состоянии (рис. 76) или переходят в инверсное смещение (рис. 86).

При переключении входов элемента ТМС в "1" устанавливается запирающее напряжение 1 В на затворах РМОП транзисторов Р1.1, Р1.2 группы И-НЕ элемента И (схема на рис. 1) и сохраняется напряжение 1 В на узле И-НЕ, т.е. стоках транзисторов P1.1, P1.2 и затворе транзистора P1.3 инвертора (рис. 7б). РМОП транзисторы Р1.1-Р1.3 оказываются при малых напряжениях на стоковых *рп* переходах и практически не собирают заряд, который, к тому же незначительно диффундирует к транзистору Р1.3 инвертора. В итоге узел И-НЕ медленно разряжается током последовательно соединенных транзисторов N1.1, N1.2, а это изменение напряжения инвертируется на выход элемента И (рис. 7б), пока на выходах элементов И и ТМС не устанавливается напряжение 1 В.

В элементе ИЛИ после переключения входов элемента ТМG в "1" (рис. 86) запирается только



Рис. 7. Зависимости напряжений на узлах элемента И мажоритарного элемента с дополнительной задержкой переключения при сборе заряда с трека с LET = $60 \text{ M} \Rightarrow \text{B} \cdot \text{cm}^2/\text{Mr}$, образование трека при $t_{\text{TP}} = 160 \text{ nc}$, переключение по входам при $t_{\text{ПEP}} = 200 \text{ nc}$: (*a*) точка входа трека T_{1N} в группу Gr1N, переключение из A = B = 1, C = 0 в A = B = C = 0; (*b*) точка входа трека T_{1P} в группу Gr1P, переключение из A = B = 1, C = 0.



Рис. 8. Зависимости напряжений на узлах элемента ИЛИ мажоритарного элемента с дополнительной задержкой переключения при сборе заряда с трека с LET = $60 \text{ МэВ} \cdot \text{сm}^2/\text{мr}$, образование трека при $t_{\text{TP}} = 160 \text{ пc}$, переключение по входам при $t_{\text{TEP}} = 200 \text{ nc}$: (*a*) точка входа трека $T_{4\text{N}}$ в группу Gr4N, переключение из A = B = 1, C = 0 в A = B = C = 0; (*б*) точка входа трека $T_{1\text{P}}$ в группу Gr4P, переключение из A = B = 1, C = 0.

один транзистор Р4.1 из трех РМОП транзисторов группы ИЛИ-НЕ, и открывается только один транзистор N4.1 из трех NMOП транзисторов из группы И-НЕ (схема на рис. 1). Через открытый транзистор N4.1 начинает разряжаться узел ИЛИ-НЕ, понижая напряжение узла, что в итоге обеспечивает рост напряжения на выходе инвертора (выходе элемента ИЛИ и TMG) до 1 В.

5.2. Длительности задержек переключения элементов

Характер и особенности переходных процессов на узлах и длительность нестационарного состояния элемента ТМG, приведенные для треков с $t_{\rm TP} = 160$ пс, полностью сохраняются для треков с моментами образования 100 и 220 пс, что полу-

Момент образования трека	Длительность задер элемента И при тре	жки переключения же через элемент И	Длительность задержки переключения элемента ТМG при треке через элемент ИЛИ			
<i>t</i> _{TP} , пс	<i>t</i> _{3Д.ПЕР.И} , пс при треке Т _{1N}	<i>t</i> _{3Д.ПЕР.И} , пс при треке Т _{1Р}	<i>t</i> _{3Д.ПЕР.ТМG} , пс при Т _{4N}	<i>t</i> _{3Д.ПЕР.ТМG} , пс при треке Т _{4Р}		
100	20	224	498	86		
160	50	287	563	116		
220	109	345	620	166		
260	89*	327*	597*	145*		
300	89*	332*	600*	145*		
Переключение TMG	из "1" в "0"	из "0" в "1"	из "1" в "0"	из "0" в "1"		
Рисунки для <i>t</i> _{TP} = 160 пс	рис. 7а	рис. 7б	рис. 8а	рис. 8б		

Таблица 3. Задержки переключения элементов И и TMG $t_{3Д. \Pi EP}$ относительно момента начала переключения элемента TMG по входам $t_{\Pi EP}$ при треках с линейным переносом энергии 60 МэВ · см²/мг и с направлением по нормали к поверхности приборной части модели

Примечание. * Данные для *t*_{TP} = 260 и 300 пс соответствуют длительностям импульсов помехи после завершения переключения элемента TMG при изменении сигналов на входах.

чено моделированием средствами TCAD в данной работе (см. табл. 2). Более того, длительности импульсов помех для треков, образованных при $t_{\rm TP} = 260$ и 300 пс после завершения переключения элемента, совпадают с длительностями нестационарных процессов для тех же точек входа треков с той только разницей, что начинается импульс помехи с другого логического уровня после состоявшегося переключения элемента.

В табл. 3 приведены результаты моделирования длительностей задержек переключения $t_{3д. ПЕР}$ элементов И и ТМG относительно момента начала переключения элемента ТМG по входам при треках с линейным переносом энергии 60 МэВ · см²/мг и с направлением по нормали к поверхности модели. Окончание процесса переключения элемента считалось достигнутым при отклонении выходного сигнала $\Delta V_{\rm BbIX.0.3} = 0.3$ В от идеального уровня "0" или "1" на выходе.

На рис. 9 приведены графики длительностей задержки переключения элементов И и ТМG (ИЛИ) $t_{3Д, ПЕР}$ относительно момента начала переключения по входам ТМG при сборе заряда с трека в зависимости от момента возникновения трека и начала сбора заряда для вариантов переключения элемента ТМG из "0" в "1" и из "1" в "0".

Задержка переключения элемента относительно момента смены сигналов на входах ТМG при $t_{\Pi EP} = 200$ пс оказывается меньше длительности нестационарного состояния элемента на интервал времени между возникновением трека t_{TP} и до начала изменения сигналов на входах элемента $t_{\Pi EP}$, т.е. на величину $\Delta t_{3Д. \Pi EP} = t_{\Pi EP} - t_{TP}$. Например (табл. 3), для случая $t_{TP} = 160$ пс на рис. 7*а* длительность задержки переключения $t_{3Д. \Pi EP}$ будет 50 пс, для случая на рис. 8а будет 563 пс, соответственно 287 пс для рис. 7*6* и 116 пс для рис. 8*6*.

При приближении момента появления трека *t*_{тр} к моменту изменения сигналов на входах элемента $t_{\Pi EP}$ длительность задержки переключения увеличивается (рис. 9), приближаясь к длительности нестационарном состоянии $t_{3Л, \Pi EP} = t_{HECT}$ при совпадении моментов возникновения трека $t_{\rm TP}$ и момента смены сигналов переключения $t_{\rm TP}$ = $= t_{\Pi FP}$. Это объясняется тем, что длительность нахождения элемента в нестационарном состоянии, отсчитываемая от момента образования трека практически неизменна для конкретного трека и исходного состояния элемента. Максимальная задержка переключения наблюдается при изменении сигналов на входах непосредственно перед моментом возникновения трека, и определяется как сумма интервала времени смены сигналов на входах ТМG и длительности нестационарного состояния элемента для данной точки входа трека и исходного состояния элемента.

6. РЕЗУЛЬТАТЫ МОДЕЛИРОВАНИЯ И ВЫВОДЫ

1. Длительность нестационарного состояния элементов И и ИЛИ при сборе заряда с трека и одновременном переключении по входам элемента ТМG практически не зависит от момента образования трека для данной конкретной точки входа трека в группу транзисторов. Это обосновано переходными процессами сбора заряда с точками входа трека в группы И-НЕ (ИЛИ-НЕ) элементов И (ИЛИ). Максимальны времена нестационарных состояний, когда трек проходит через открытые транзисторы с объединенными истоками и объединенными стоками в группе транзисторов Gr1P элемента И или в группе Gr4N элемента ИЛИ.



Рис. 9. Длительности задержки переключения логических КМОП элементов И и ИЛИ в составе мажоритарного элемента TMG относительно момента начала переключения по входам TMG при переключении с дополнительной задержкой при сборе заряда с трека в зависимости от момента начала сбора заряда с трека при переключении элемента TMG из "0" в "1" и из "1" в "0" для четырех точек входа трека, треки с направлением по нормали к поверхности приборной части модели и LET = $60 \text{ M} \Rightarrow \text{B} \cdot \text{см}^2/\text{мr}$.

2. Исходно запертые транзисторы в группах И-НЕ (ИЛИ-НЕ) элементов И и ИЛИ переключаются сбором заряда с трека, приводя к опережающему переключению элемента ТМG до изменения сигналов на его входах. Исходно открытые транзисторы в группах И-НЕ (ИЛИ-НЕ) элементов И и ИЛИ переключаются только изменением сигналов на входах ТМG, при этом сбор заряда с трека затягивает переключение элемента ТМG.

3. При опережающем переключении элемента ТМG до изменения сигналов на его входах длительность нарастания фронта импульса выходного сигнала элемента ТМG составляет 9–11 пс, что меньше длительностей задержек переключения элемента ТМG в режиме работы без воздействия одиночных частиц, которые заключены в пределах 35–58 пс.

4. Сбор заряда с треков, образованных после завершения переключения на выходе ТМG, вызывает образование импульсов помех на выходе элемента ТМG без его переключения. Длительность такого импульса помехи определяется длительностью нестационарного состояния, характерного для конкретной точки входа трека.

5. Длительности переключений элемента ТМС *t*_{ВЫХ. ТМС} для двух групп переключения: опережающего и с дополнительной задержкой приведены в табл. 4. Каждая из этих двух групп содержит результаты, разделенные на две подгруппы с переключением входов элемента из "0" в "1" и из "1" в "0". Каждая из подгрупп содержит два столбца для данных, полученных при прохождении трека через элементы И и ИЛИ элемента ТМС.

Значения момента окончания переключения элемента ТМС имеют разный смысл для двух групп данных. Поскольку момент завершения переключения элемента отсчитывается от момента изменения сигналов на входах элемента TMG $t_{\Pi EP}$ = = 200 пс, то отрицательное значение момента окончания переключения означает то, на какое количество пикосекунд происходит опережающие переключение относительно момента начала изменения сигналов на входах ТМG. Положительные значения соответствуют моменту завершения переключения после момента $t_{\Pi EP} = 200$ пс и являются фактически значениями задержки переключения, увеличенной сбором заряда. В части данных в группе опережающих переключений даны значения времени нарастания фронта импульса до уровня 0.7 В от начального логического состояния на выходе TMG, после которого в скобках указана длительность "просадки" переключенного уровня, вызванной дальнейшим сбором заряда.

6. Длительности задержек переключения элементов относительно момента появления сигналов переключения на входах элемента возрастают при приближении момента возникновения трека к моменту начала смены сигналов на входах TMG элемента.

ЗАКЛЮЧЕНИЕ

Результаты моделирования средствами 3D TCAD, полученные при линейной передаче энергии на трек 60 МэВ · см²/мг, подтвердили хорошую помехоустойчивость мажоритарного элемента на основе комбинационной логики И и

Характер переключения	Опережан	ощее переключ	Переключение элемента ТМG с дополнительной задержкой					
Переключение входов	"0" в "1"		"1" в "0"		"1" в "0"		"0" в "1"	
Трек в элемент	И	ИЛИ	И	ИЛИ	И	ИЛИ	И	ИЛИ
Группа	Gr1N	Gr4N	Gr1P	Gr4P	Gr1N	Gr4N	Gr1P	Gr4P
Обозначение трека	T _{1N}	T_{4N}	T _{1P}	T _{4P}	T _{1N}	T_{4N}	T _{1P}	T _{4P}
<i>t</i> _{BЫХ.ТМG} , пс при <i>t</i> _{TP} = 100 пс	-80 (188)	-91/(153)	-62	-91	60	498	215	86
<i>t</i> _{BЫХ.ТМG} , пс при <i>t</i> _{TP} = 160 пс	-30 (188)	-32/(150)	-10	-31	85	563	240	116
$t_{\rm BЫX.TMG}$, пс при $t_{\rm TP} = 220$ пс	37 (188)	26/(150)	49	25	145	620	325	166
Рисунки для <i>t</i> _{TP} = 160 пс	Рис. 4а	Рис. 5а	Рис. 4б	Рис. 5б	Рис. 7а	Рис. 8а	Рис. 7б	Рис. 8б

Таблица 4. Момент времени окончания переключения элемента TMG $t_{BblX. TMG}$ относительно момента начала переключения элемента TMG по входам $t_{\Pi EP}$ при треках с линейным переносом энергии на них 60 MэB · cm²/мг и с направлением по нормали к поверхности приборной модели

Примечание. В скобках указана длительность "просадки" переключенного уровня, вызванной сбором заряда после опережающего переключения элемента.

ИЛИ с проектной нормой 65-нм КМОП объемный технологии. Особенности характеристик элемента при сборе заряда с трека ионизирующей частицы совместно с переключением сигналов на входах следует учитывать при проектировании КМОП микропроцессорных систем, предназначенных для космического применения. К этим особенностям относится практически неизменные длительности нестационарного состояния независимо от момента возникновения трека, если он возникает до переключения по входам. Другой особенностью является либо опережающее переключение мажоритарного элемента, либо дополнительное увеличение задержки переключения, инициируемые сбором заряда с трека в зависимости от значений сигналов на входах. Время переключения может варьироваться от 9 до 600 пс в зависимости от точки входа трека и сигналов на входах.

Благодарности. Исследование выполнено при финансовой поддержке РФФИ в рамках научного проекта № 19-07-00651.

СПИСОК ЛИТЕРАТУРЫ

- 1. *Dodd P.E., Massengill L.W.* Basic Mechanisms and Modeling of Single-Event Upset in Digital Microelectronics // IEEE Transactions on Nuclear Science. 2003. V. 50. № 3. P. 583–602.
- 2. Dodd P.E., Shaneyfelt M.R., Felix J.A., Shwank J.R. Production and Propagation of Single-Event Transients in High-Speed Digital Logic ICs // IEEE Transactions on Nuclear Science. 2004. V. 51. № 6. P. 3278– 3284.

МИКРОЭЛЕКТРОНИКА том 49 № 5 2020

- 3. Ahlbin J.R., Massengill L.W., Bhuva B.L., Narasimham B., Gadlage M.J., Eaton P.H. Single-event transient pulse quenching in advanced CMOS logic circuits // IEEE Transactions on Nuclear Science. 2009. V. 56. № 6. P. 3050–3056.
- Atkinson N.M., Witulski A.F., Holman W.T., Ahlbin J.R., Bhuva B.L., Massengill L.W. Layout technique for single-event transient mitigation via pulse quenching // IEEE Transactions on Nuclear Science. 2011. V. 58. № 3. P. 885–890.
- Ferlet-Cavrois V., Messengill L.W., Couker P. Single-Event Transients in Digital CMOS – A Review // IEEE Transactions on Nuclear Science. 2013. V. 60. № 3. P. 1767–1790.
- Katunin Yu.V., Stenin V.Ya. TCAD Simulation of the 65-nm CMOS logical elements of the decoders with single-event transients compensation // Proceedings of 2018 Workshop on Electronic and Networking Technologies (MWENT), Moscow, 2018. P. 1–6.
- Stenin V.Ya., Antonyuk A.V., Katunin Yu.V., Stepanov P.V. Translation lookaside buffer on the 65-nm STG DICE hardened elements // Telfor J. 2018. V. 10. № 1. P. 50–55.
- Katunin Yu.V., Stenin V.Ya., Prozorova A.G. Simulation of errors impulses from single ionizing particles in CMOS triple majority gates / in Proc. 2019 IEEE 31st International Conference on Microelectronics (MIEL), Niš, Serbia, 2019. P. 201–204.
- 9. Катунин Ю.В., Стенин В.Я. Моделирование воздействия одиночных ионизирующих частиц на логические элементы КМОП тройного мажоритарного элемента // Микроэлектроника. 2020. Т. 49. № 3. С. 230–240.
- Garg R., Khatri S.P. Analysis and design of resilient VLSI circuits: mitigating soft errors and process variations. N.Y.: Springer, 2010. P. 194–205.