

ИЗБРАННЫЕ МАТЕРИАЛЫ КОНФЕРЕНЦИИ “ПРОБЛЕМЫ
— РАЗРАБОТКИ ПЕРСПЕКТИВНЫХ МИКРО- И НАНОЭЛЕКТРОННЫХ СИСТЕМ” —
ПРОЕКТИРОВАНИЕ ИНТЕГРАЛЬНЫХ СХЕМ

УДК 621.372.061

МЕМРИСТОРНЫЙ ГЕНЕРАТОР ПОСЛЕДОВАТЕЛЬНОСТИ ИМПУЛЬСОВ

© 2019 г. В. В. Ракитин¹, С. Г. Русаков¹, *

¹Институт проблем проектирования в микроэлектронике Российской АН
Россия, 124365, Москва, Зеленоград, ул. Советская, 3

*E-mail: rusakov@ippm.ru

Поступила в редакцию 25.01.2019 г.

После доработки 25.01.2019 г.

Принята к публикации 25.01.2019 г.

Обсуждается мемристорный генератор последовательности импульсов на базе триггера Шмитта с мемристором и конденсатором на входе. Показано, что такая схема обеспечивает генерацию серии импульсов, продолжительность которой определяется величиной амплитуды входного запускающего сигнала. Результаты моделирования подтверждают широкие функциональные возможности обсуждаемого генератора импульсных последовательностей.

DOI: 10.1134/S0544126919040070

ВВЕДЕНИЕ

Благодаря свойствам мемристорных приборов [1–6] прогнозируется их широкое применение в различных областях интегральной схемотехники. Проектирование аналоговых схем становится новым перспективным направлением использования свойств мемристорных приборов. Новые применения мемристоров связаны с разработкой разных типов генераторных схем [7–16]. Ожидается новая генерация искусственных нейросетей [17–19], где мемристоры обеспечивают функцию энергонезависимой аналоговой памяти.

Мемристоры представляют собой двухполюсные пассивные устройства. Поэтому для обеспечения необходимого усиления сигналов по крайней мере один активный элемент должен быть включен в схему мемристорного генератора (МГ). Кроме того, должна быть обеспечена возможность изменения направления тока через мемристор. Триггер Шмитта удовлетворяет этим требованиям и может рассматриваться как пример такого активного элемента. Релаксационный генератор на триггере Шмитта с программируемым пороговым мемристором рассмотрен в работе [20].

Цель данной работы — использование того факта, что поведение генератора характеризуется дополнительной степенью свободы в связи с изменением мемристанса. В результате расширяются функциональные возможности такого генератора.

В статье анализируется поведение генератора, содержащего триггер Шмитта с мемристором и конденсатором на входе. Как показано ниже, предлагаемая схема может быть использована в

качестве преобразователя сигналов. При возбуждении такого мемристорного генератора на его выходе возникает серия импульсов. Благодаря этим свойствам на его основе могут быть сконструированы новые элементы, в том числе элементы для различных типов искусственных нейронных сетей.

Принципы работы мемристорного генератора на основе триггера Шмитта рассмотрены в разделе 1. Модель обсуждаемой схемы приведена в разделе 2. Результаты моделирования поведения предложенной схемы генератора представлены в разделе 3. Некоторые возможные применения приведены в разделе 4.

1. ПРИНЦИПЫ РАБОТЫ МЕМРИСТОРНОГО ГЕНЕРАТОРА

Ниже показано, что генератор на основе триггера Шмитта с конденсатором и мемристором (рис. 1) может генерировать серии выходных импульсов в моностабильном режиме с внешним возбуждением. Возможные внешние сигналы показаны на рис. 1: независимый источник напряжения v_1 и источник тока I . Наличие в рассматриваемой схеме нескольких состояний динамического равновесия, включая как статические стабильные состояния, так и установившиеся периодические режимы, было показано в работе [21].

Триггер Шмитта (ТШ) с отрицательной обратной связью имеет гистерезисные входные вольт-амперные характеристики (рис. 2).

Идеальная петля гистерезиса ТШ может быть задана в координатной плоскости “входное на-

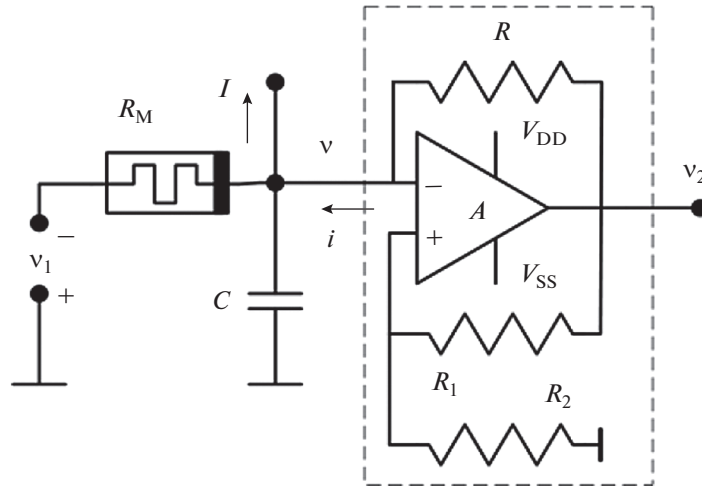


Рис. 1. Схема генератора на основе триггера Шмитта с конденсатором и мемристором.

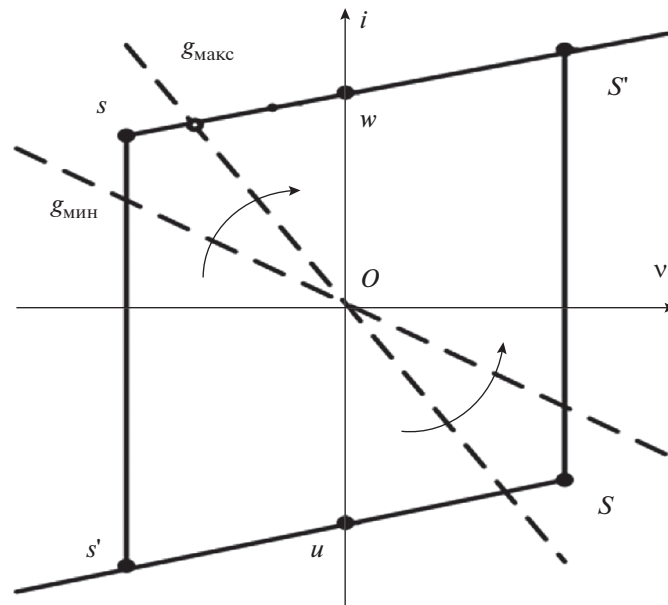


Рис. 2. Петля гистерезиса для триггера Шмитта с режимами генератора, заданными проводимостью мемристорного прибора.

пряжение v – входной ток i двумя точками переключения для токов S и s , а также двумя точками с нулевым входным напряжением w и u . Нижняя часть петли гистерезиса слева от точки S соответствует положительному выходному напряжению $v_2 = V_{DD}$, когда ток вытекает из схемы ТШ. Когда входное напряжение $v = V_S$, схема переключается, выходное напряжение становится отрицательным $v_2 = V_{SS}$ и ток начинает втекать в схему ТШ. Это соответствует верхней части петли гистерезиса с положительным током. Для возврата в

нижнюю часть петли гистерезиса необходимо выполнение условия $v \leq V_s$.

Дальнейшее рассмотрение ограничивается симметричным случаем (см. рис. 1):

$$V_{SS} = -V_{DD}, \quad V_S = -V_s = R_2 V_{DD} / (R_1 + R_2), \\ I_s = -I_S.$$

Тогда петля гистерезиса характеризуется одной точкой переключения, например, точкой S с положительным напряжением V_S и отрицательным током $-I_S$, а также наклоном петли, пропор-

циональным проводимости резистора обратной связи $G = 1/R$. В этом случае выходное напряжение для ТШ описывается следующим образом:

$$v_2 = \mp V_{DD} = \mp (V_S + I_S/G). \quad (1)$$

Схема ТШ с петлей гистерезиса и конденсатором и резистором на входе имеет следующие свойства. В зависимости от значения входного резистора эта цепь может работать как генератор или как триггер. При малых значениях проводимости $g < G_S = I_S/V_S$ имеем схему генератора, а при больших значениях проводимости $g > G_S$ получаем триггерную схему.

Проводимость g мемристора с катодом, подключенным к входу ТШ, определяет линию нагрузки на плоскости (v, i) (рис. 2). При положительном напряжении на катоде относительно анода проводимость уменьшается до тех пор, пока не достигнет значения g_{\min} , а при отрицательном напряжении проводимость увеличивается до значения g_{\max} .

Условие $g_{\max} > G_S > g_{\min}$ является необходимым для наличия моностабильного режима мемристорного генератора. В этом случае рост положительного напряжения v , соответствующий движению по нижней ветви вольтамперной характеристики, приводит к уменьшению проводимости, а изображающая точка перемещается в верхнюю ветвь, где достигается стабильное состояние. Однако этого условия недостаточно. Жесткий режим колебаний в мемристоре возможен, когда средняя проводимость близка к значению g_{\min} . Как будет показано ниже, для $g_{\min} > 0.5G_S$ средняя проводимость увеличивается при возбуждении управляющим периодическим сигналом. В этом случае число переключений ограничено и зависит от начальных условий, которые задаются внешними сигналами, в том числе током I или напряжением v_1 (см. рис. 1).

2. УРАВНЕНИЯ МОДЕЛИ ПОВЕДЕНИЯ МЕМРИСТОРНОГО ГЕНЕРАТОРА

Дальнейший анализ выполнен для управляемого напряжением мемристорного прибора [2, 7,

22]. Аналогичные результаты можно получить и для мемристора с токовым управлением.

Мы используем далее общую форму дифференциального уравнения идеального мемристора [23, уравнение (4)] для моделирования изменения проводимости мемристора (memductance). Линейный тип модели затем используется аналогично линейной модели управляемого током мемристора [3, 24], где сопротивление мемристора линейно зависит от величины заряда. В рассматриваемом случае поведение мемристора, управляемого напряжением, описывается следующими основными соотношениями: $i_{mem} = gv$, $dg/dt = -kv$, где k – коэффициент, характеризующий инерционные свойства мемристорного прибора вид:

$$C \frac{dv}{dt} = G(v_2 - v) - g(v + v_1) + I. \quad (2)$$

Здесь v_2 – выходное напряжение, g – проводимость мемристора.

Подставляя (1) в (2) и используя описанную выше управляемую напряжением модель мемристора, получаем следующую систему уравнений для описания поведения мемристорного генератора:

$$C \frac{dv}{dt} = -(g + G)v \mp (GV_S + I_S) + I - gv_1, \quad (3)$$

$$\frac{dg}{dt} = -k(v + v_1). \quad (4)$$

Система (3)–(4) эквивалентна нелинейному уравнению второго порядка – уравнению Рикатти с переменным знаком свободного члена. Для значений $v_1 = 0$, $I = 0$ уравнение имеет следующий вид

$$\frac{d}{dt} \left(\frac{dg}{dt} + \frac{1}{2C} g^2 + \frac{G}{C} g \right) \mp \frac{k}{C} (GV_S + I_S) = 0. \quad (5)$$

3. МОДЕЛИРОВАНИЕ РЕЖИМОВ РАБОТЫ МЕМРИСТОРНОГО ГЕНЕРАТОРА

Моделирование схемы мемристорного генератора (МГ) выполнялось с помощью системы MATLAB + SIMULINK. При моделировании использовались следующие значения коэффициентов системы (3), (4):

$$V_S = 1 \text{ В}, I_S = 1 \text{ мкА}, G_S = I_S/V_S = 1 \text{ мкС}, G = 1 \text{ мкС}, C = 1 \text{ пФ}, k = 0.2 \times 10^{-6} \text{ АВ}^{-2}\text{С}^{-1}, g_{\max} = 1.1 \text{ мкС}.$$

Минимальная проводимость мемристора определяет поведение схемы МГ. Следующее значение минимальной проводимости использовалось в дальнейшем: $g_{\min} = 0.6 \text{ мкС}$.

На рис. 3 приведены типовые смоделированные временные диаграммы. Для данного примера пороговое напряжение равно 0.1 В. Если ампли-

туда импульса входного напряжения превышает пороговое напряжение, то схема генерирует колебания и длительное время работает в автоколебательном режиме.

Средняя проводимость мемристора увеличивается в течение промежутка времени, когда выполняются условия моно стабильности. Этот процесс

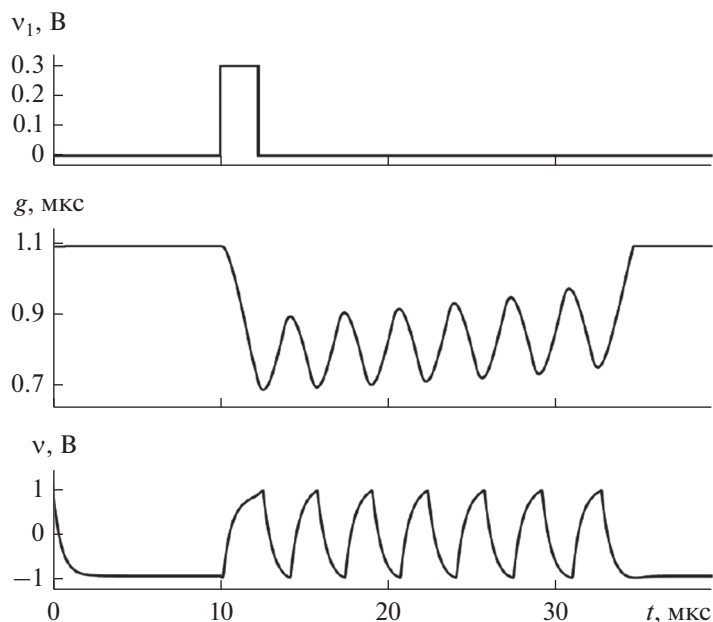


Рис. 3. Смоделированные временные диаграммы в схеме мемристорного генератора.

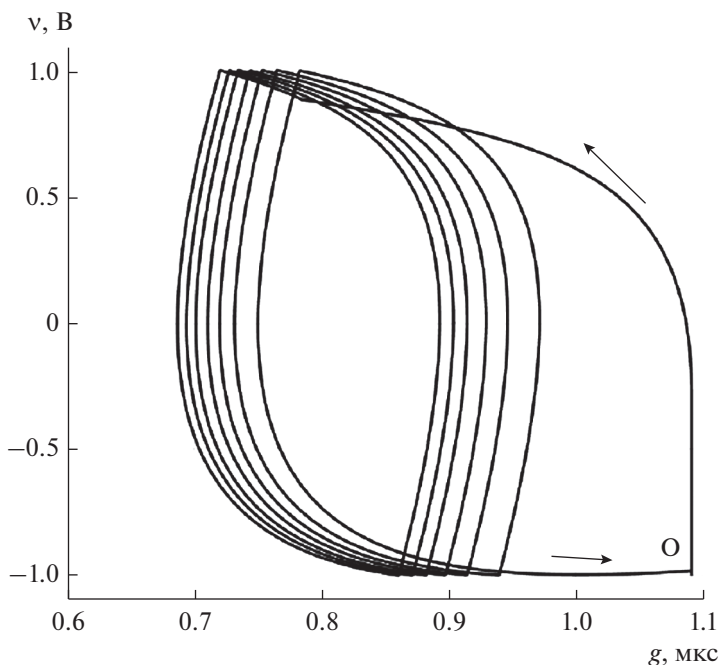


Рис. 4. Фазовые траектории мемристорного генератора при внешнем возбуждении. Перемещение на фазовой плоскости в стабильное состояние после нескольких колебаний.

проиллюстрирован на рис. 4. Соответствующая точка перемещается на фазовой плоскости МГ в стабильное состояние.

Аналогичное поведение наблюдается только, если значение g_{\min} имеет ограничение сверху. При малых значениях минимальной проводимости режим генерации свободных колебаний обеспечива-

ется на неограниченное время. Минимальная проводимость определяет максимальное количество импульсов в пакете импульсов. На рис. 5 показана зависимость максимального числа импульсов в пакете от минимального значения проводимости. Резкий рост этой зависимости при величине проводимости менее $0.55 \mu\text{S}$ соответствует переходу

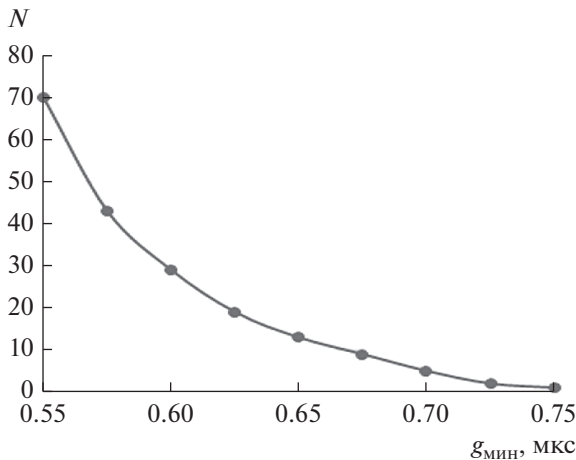


Рис. 5. Зависимость максимального числа импульсов в сгенерированной серии от минимального значения проводимости мемристорного прибора.

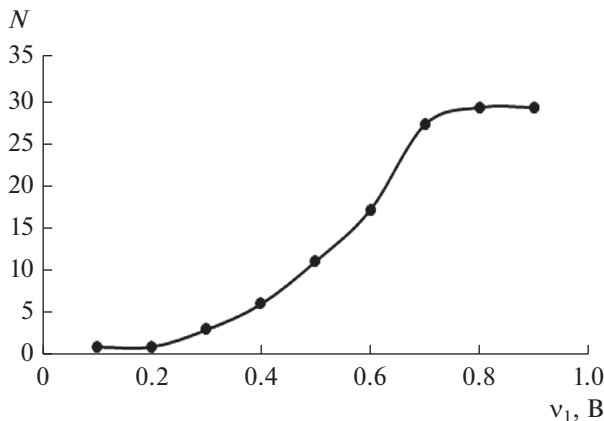


Рис. 6. Зависимость числа сгенерированных импульсов от амплитуды входного сигнала.

от моностабильного режима к режиму с генерацией свободных колебаний. Применение сигнала противоположной полярности на входе МГ позволяет отменить свободные колебания.

Результаты моделирования показывают, что указанные особенности сохраняются в большом диапазоне изменения параметров схемы МГ. Отношение постоянной времени конденсаторной цепи и постоянной времени изменения проводимости мемристора определяет основное требование. Коэффициент инерции k влияет на условие колебательного процесса.

Амплитуда входного сигнала определяет количество выходных импульсов N в пакете импульсов (рис. 6).

Отметим, что выходные сигналы в генераторе МГ отличаются от сигналов во внутреннем узле. Серию прямоугольных импульсов со скважностью

0.5 и амплитудой, равной 2 В, можно получить на выходе. Этого достаточно для управления аналоговыми цепями генератора МГ. Различные функции могут быть получены в результате разработки схем на основе рассматриваемого мемристорного генератора.

Таким образом, представленные результаты моделирования подтверждают способность рассматриваемой схемы с одним реактивным элементом генерировать последовательность импульсов.

4. НЕКОТОРЫЕ ВАРИАНТЫ ПРИМЕНЕНИЯ МЕМРИСТОРНОГО ГЕНЕРАТОРА ПОСЛЕДОВАТЕЛЬНОСТЕЙ ИМПУЛЬСОВ

Обсуждаемый мемристорный генератор можно рассматривать как основной схемный элемент для построения различных схем, где информационный код задается количеством импульсов в пачке импульсов. Ниже приведены некоторые возможные применения генератора.

А. Схема мемристорного генератора с однополярным входом

Можно отметить, что для рассматриваемой схемы (рис. 1) выходные импульсы имеют равные амплитуды.

Следует отметить также, что если входное возбуждение отсутствует для схемы, представленной на рис. 1, то выходное напряжение не равно нулю. В этом случае для соединения каскадов схемы необходимо обеспечить сдвиг напряжения на входном узле. Для обеспечения такого сдвига на входе включается дополнительная схема преобразователя «напряжение-ток» (VI) (рис. 7а). Можно также включить дополнительный входной каскад (рис. 7б).

Последовательное соединение двух схем генераторов (рис. 8) обеспечивает преобразование числа импульсов. Характер серии выходных импульсов зависит от коэффициента передачи VI преобразователя. Изменение этого коэффициента передачи приводит к увеличению или уменьшению числа импульсов в последовательности импульсов (рис. 8).

Б. Схема мемристорного генератора в автоколебательном режиме

Последовательное включение трех генераторных каскадов (рис. 9) приводит к схеме с возможным автоколебательным режимом. При этом входной каскад 1 содержит две схемы VI типа: схему обратной связи и схему внешнего возбуждения. Автоколебательный режим возникает после возбуждения запускающими импульсами. Выбор параметров обеспечивает генерацию последовательности импульсов в автоколебательном режиме, в

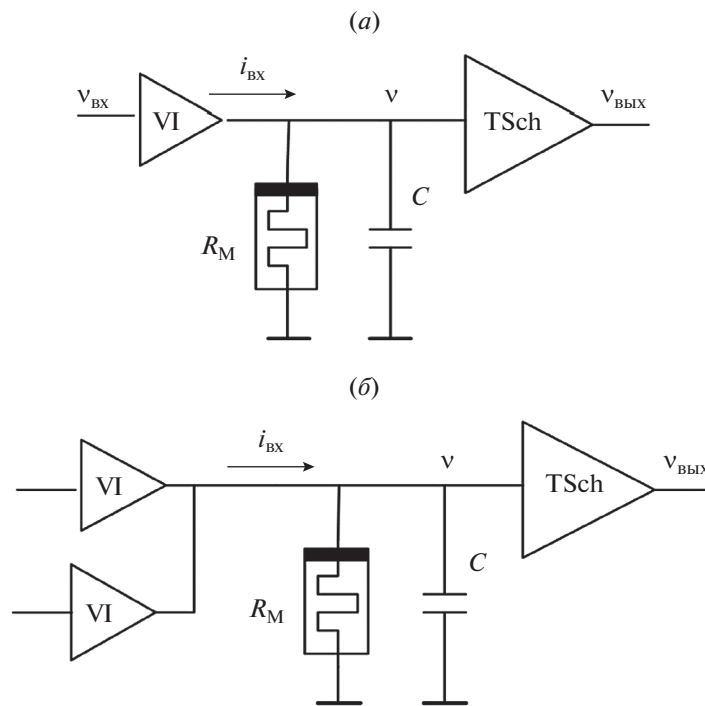


Рис. 7. Включение дополнительной схемы преобразователя “напряжение-ток” (VI) для генератора с однополярным входом (а) и двумя однополярными входами (б).

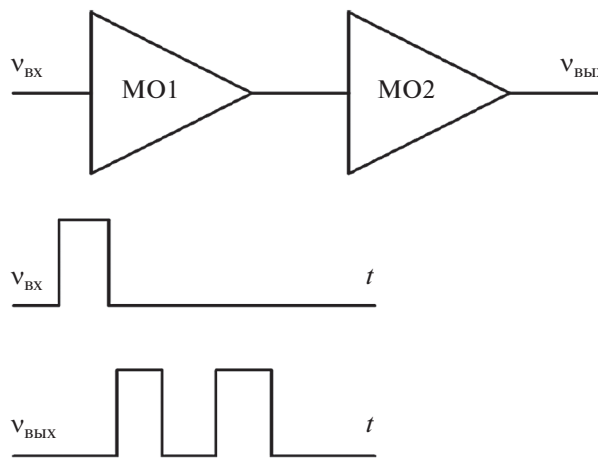


Рис. 8. Преобразование числа импульсов в двухкаскадной схеме.

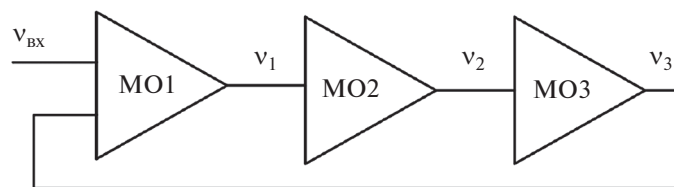


Рис. 9. Трехкаскадная схема генератора с самовозбуждением.

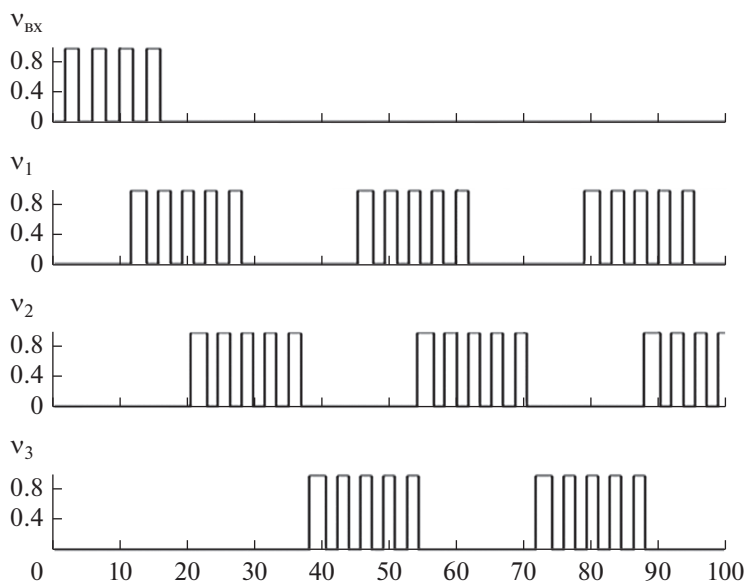


Рис. 10. Смоделированные временные диаграммы для режима генерации перекрывающихся серий импульсов в схеме (рис. 9).

частности, генерацию последовательности перекрывающихся импульсов. Проведенное моделирование подтвердило наличие такого автоколебательного режима. Результаты моделирования схемы (рис. 9) в режиме генерации перекрывающихся серий импульсов показаны на рис. 10.

Для прерывания автоколебательного режима применяются внешние блокирующие импульсы.

ЗАКЛЮЧЕНИЕ

Показано, что мемристорный генератор на базе триггера Шмитта обеспечивает преобразование входного сигнала в серию импульсов с длительностью, зависящей от амплитуды входного сигнала.

Рассмотренный мемристорный генератор последовательности импульсов имеет широкие функциональные возможности, несмотря на единственный реактивный элемент – емкость на входе. Генератор может быть применен для конструирования различных преобразователей сигналов.

Результаты выполненного анализа могут быть расширены на мемристорные схемы с другими активными элементами, имеющими гистерезисные характеристики.

Аналогичные результаты могут быть получены для мемристорных приборов, управляемых током.

Исследование выполнено при финансовой поддержке РФФИ в рамках научного проекта № 18-07-00498.

СПИСОК ЛИТЕРАТУРЫ

1. Chua L.O. Memristor—Missing Circuit Element // IEEE Trans. Circuit Theory. 1971. V. 18. № 9. P. 507–519.
2. Chua L.O., Kang S.M. Memristive Devices and Systems // Proc. IEEE. 1976. V. 64. № 2. P. 209–223.
3. Strukov D.B., Snider G.S., Stewart D.R. The Missing Memristor Found // Nature. 2008. V. 453. P. 80–83.
4. Eshraghian K., Cho K.-R., Kavehei O., Kang S.-K., Abbott D., Kang S.M. Memristor MOS content addressable memory (MCAM): Hybrid architecture for future high performance search engines // IEEE Trans. Very Large Scale Integration (VLSI) Syst. 2011. V. 19. № 8. P. 1407–1417.
5. Kvatinisky S., Satat G., Wald N., Friedman E.G., Kolodny A., Weiser U.C. Memristor-based material implication (IMPLY) logic: Design principles and methodologies. // IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 2014. V. 22. № 10. P. 2054–2066.
6. Nguyen H., Xie L., Taouil M., Nane R., Hamdioui S., Bertels K. On the Implementation of Computation-in-Memory Parallel Adder. // IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 2017. V. 25. № 10. P. 1–14.
7. Itoh M., Chua L.O. Memristor Oscillators // Int. J. Bifurcation Chaos. 2008. V. 18. № 11. P. 3183–3206.
8. Zidan M., Omran H., Smith Casey, Radwan A.G., Salama K.N. A Family of Memristor Based Reactance Less Oscillators // Int. J. Circuit Theory and Applications. 2014. V. 42. № 11. P. 1103–1122.
9. Talukdar A., Radwan A.G., Salama K.N. Generalized Model for Memristor Based Wien Family Oscillators // Microelectronics J. 2011. V. 42. № 9. P. 1032–1038.

10. *Talukdar A., Radwan A.G., Salama K.N.* A memristor-based third-order oscillator: beyond oscillation // *Appl. Nanosci.* 2011. № 1. P. 143–145.
11. *Bahgat A., Salama K.N.* Memristor-based mono-stable oscillator // *Arxiv preprint.* 2012. ArXiv. 1207.0847.
12. *Muthuswamy B., Chua L.O.* Simplest Chaotic Circuit // *Int. J. Bifurcation and Chaos.* 2010, V. 20. № 5. P. 1567–1580.
13. *Driscoll T., Pershin Y., Basov D., Di Ventra M.* Chaotic Memristor // *Appl. Phys.* 2011. V. 102. P. 885–889.
14. *Buscarino A.A.* Gallery of Chaotic Oscillators Based on HP Memristor // *Int. J. Bifurcation Chaos.* 2013. V. 23. № 5. 1330015.
15. *Ракитин В.В., Русаков С.Г.* Генераторные схемы на мемристорных элементах // *Информационные технологии.* 2015. № 10. С. 772–781.
16. *Rakitin V.V., Rusakov S.G.* Operating Principles of Reactance-Less Memristor-Based Oscillators. // *J. Communications Technology and Electronics.* 2017. V. 62. № 6. P. 621–625.
17. *Pabst O., Schmidt T.* Frequency Dependent Rectifier Memristor Bridge Used as a Programmable Synaptic Membrane Voltage Generator // *J. Electr. Bioimp.* 2013. V. 4. P. 23–32.
18. *Serrano-Gotarredona T., Masquelier T., Prodromakis T. et al.* STD P and STDP Variations with Memristors for Spiking Neuromorphic Learning Systems. // *Frontiers in Neuroscience.* 2013. V. 7. P. 1–15.
19. *Corinto F., Ascoli A., Gilli M.* Analysis of Current-Voltage Characteristics for Memristive Elements in Pattern Recognition Systems // *I. J. Circuit Theory and Applications.* 2012. V. 40. № 12. P. 1277–1320.
20. *Pershin V., Di Ventra M.* Practical approach to programmable analog circuits with memristors // *IEEE Trans. on Circuits and Syst. I.* 2010. V. 57. № 8. P. 1857–1864.
21. *Ракитин В.В., Русаков С.Г.* Мемристорный генератор на триггере Шмитта с несколькими устойчивыми состояниями динамического равновесия // *Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС).* 2016. № 1. С. 79–85.
22. *Kvatinsky S., Ramadan M., Friedman E.G., Kolodny A.* VTEAM – A General Model for Voltage Controlled Memristors // *IEEE Transactions on Circuits and Systems.* 2014. P. 1–5.
23. *Biolek Z., Biolek D., Biolkova V.* Differential Equations of Ideal Memristors // *Radioengineering.* 2015. V. 24. № 2. P. 369–377.
24. *Biolek Z., Biolek D., Biolkova V.* SPICE Modeling of Memristive, Memcapacitive and Meminductive Systems // *Radioengineering.* 2009. V. 18. № 2. P. 210–214.